

Slovenská technická univerzita

Fakulta informatiky a informačných technológií

Iľkovičova 3, 842 16 Bratislava 4

Prostredie pre návrh digitálnych systémov

Dokumentácia riadenia

Tím č.2

Predmet: Tímový projekt II
Členovia tímu: Bc. Róbert Chytil
Bc. Martin Jánoš
Bc. Tomáš Lőrincz
Bc. Tomáš Takács
Bc. Róbert Virkler
Ak. rok: 2010/2011

História dokumentu

Verzia	Dátum zmeny	Opis zmeny
0.1	27.9.2010	Vytvorený dokument, pridaná ponuky
0.2	7.10.2010	Pridaná zápisnica č.1
0.3	14.10.2010	Pridaná zápisnica č.2, pridaný plán projektu
0.4	19.10.2010	Pridaná zápisnica č.3
0.5	26.10.2010	Pridaná zápisnica č.4
0.6	4.11.2010	Pridaná zápisnica č.5
0.7	9.11.2010	Pridaná zápisnica č.6
1.0	10.11.2010	Pridaný preberací protokol
1.1	19.11.2010	Pridané úlohy členov tímu, pridané autorstvo jednotlivých častí dokumentácie, pridaná komunikácia v tíme
1.2	22.11.2010	Pridaná zápisnica č.7
1.3	30.11.2010	Pridaná zápisnica č.8, pridaný prehľad dokumentu
1.4	6.12.2010	Pridaná zápisnica č.9
1.5	8.12.2010	Pridaná zápisnica č.10
1.6	22.2.2011	Pridaná zápisnica č.11
1.7	25.2.2011	Pridaná zápisnica č.12
1.8	4.3.2011	Pridaná zápisnica č.13
1.9	11.3.2011	Pridaná zápisnica č.14
1.10	18.3.2011	Pridaná zápisnica č.15
1.11	25.3.2011	Pridaná zápisnica č.16
1.12	1.4.2011	Pridaná zápisnica č.17
1.13	8.4.2011	Pridaná zápisnica č.18
1.14	15.4.2011	Pridaná zápisnica č.19, pridané akceptačné testy
2.0	9.5.2011	Pridaná zápisnica č.20 a č.21

Obsah

1	Úvod.....	1
1.1	Účel a rozsah dokumentu	1
1.2	Prehľad dokumentu	1
1.3	Vysvetlenie použitých skratiek	1
2	Ponuka.....	2
2.1	Predstavenie členov tímu	2
2.2	Motivácia.....	3
2.3	Návrh riešenia	3
2.4	Predpokladané zdroje	4
2.5	Zoradenie tém podľa priority	4
2.6	Aktuálny rozvrh všetkých členov tímu	5
3	Plán projektu	6
3.1	Plán na zimný semester	6
3.2	Plán na letný semester	7
3.3	Úlohy členov tímu	9
3.4	Autorstvo jednotlivých častí dokumentácie	13
3.5	Pomer práce na úlohách	14
4	Komunikácia v tíme	17
4.1	Stretnutia tímu	17
4.2	Webová stránka	17
4.3	Mailová stránka	18
4.4	Iná forma komunikácie.....	18
5	Akceptačné testy	19
5.1	Akceptačné testy pre modul stavových automatov	19
5.2	Akceptačné testy pre modul zjednodušenia	23
5.3	Akceptačné testy pre grafický editor.....	29

5.4	Akceptačné testy pre modul logických obvodov	35
5.5	Akceptačné testy pre modul Petriho sietí	38
6	Zápisnice	41
6.1	Šablóna zápisnice	41
6.2	Zápisnica č.1	42
6.3	Zápisnica č.2	44
6.4	Zápisnica č.3	46
6.5	Zápisnica č.4	48
6.6	Zápisnica č.5	50
6.7	Zápisnica č.6	52
6.8	Zápisnica č.7	54
6.9	Zápisnica č.8	56
6.10	Zápisnica č.9	58
6.11	Zápisnica č.10	60
6.12	Zápisnica č.11	62
6.13	Zápisnica č.12	64
6.14	Zápisnica č.13	66
6.15	Zápisnica č.14	68
6.16	Zápisnica č.15	70
6.17	Zápisnica č.16	72
6.18	Zápisnica č.17	74
6.19	Zápisnica č.18	76
6.20	Zápisnica č.19	78
6.21	Zápisnica č.20	80
6.22	Zápisnica č. 21	82
	Preberacie protokoly	84

1 Úvod

Dokumentácia riadenia obsahuje všetky informácie a myšlienky, ktoré vznikali počas riešenia projektu.

1.1 Účel a rozsah dokumentu

Dokument riadenia má za účel poskytnúť čitateľovi prehľad o riadení tímu č.2 počas práce na projekte. Rozsah dokumentu predovšetkým závisí od toho, v akej fáze sa vývin projektu nachádza.

1.2 Prehľad dokumentu

Dokument obsahuje v prvom rade ponuku, ktorou sa náš tím uchádzal o danú tému, plán projektu na zimný semester, ako aj všetky zápisnice zo stretnutí tímu.

Dokument riadenia má nasledovnú štruktúru:

1. Úvod
2. Ponuka
3. Plán projektu
4. Komunikácia v tíme
5. Zápisnice
6. Preberacie protokoly

1.3 Vysvetlenie použitých skratiek

Iniciály mien:

RCh – Bc. Róbert Chytil

MJ – Bc. Martin Jánoš

TL – Bc. Tomáš Lőrincz

TT – Bc. Tomáš Takács

RV – Bc. Róbert Virkler

Skratky:

DÚ – dlhodobá úloha

2 Ponuka

Táto kapitola obsahuje pôvodnú ponuku tímu na tému Programová podpora pre sieťový simulátor.

2.1 Predstavenie členov tímu

Lőrincz Tomáš, Bc.

- Absolvent bakalárskeho štúdia na FIIT v odbore PSS
- Skúsenosti s hromadným spracovávaním údajov pomocou *awk* - prax 3 roky
- Počas štúdia získal skúsenosti s programovaním v jazykoch C, C++, C#
- Téma bakalárskej práce: Štatistické vyhodnotenie komunikácie v počítačovej sieti

Takács Tomáš, Bc.

- Absolvent bakalárskeho štúdia na FIIT v odbore PSS
- Skúsenosti so sieťovým simulátorom ns2 v rámci bakalárskej práce na tému Smerovacie protokoly v senzorových sieťach
- Znalosť problematiky vyhodnotenia výsledkov simulácii získané počas riešenia bakalárskej práce
- Počas štúdia získal skúsenosti s programovaním v jazykoch C, C++, C#

Chytil Róbert, Bc.

- Absolvent bakalárskeho štúdia na FIIT v odbore PSS
- Práca s java appletom v rámci riešenia bakalárskej práce na tému Vizualizácia metód riadenia zahltenia
- Počas štúdia získal skúsenosti s programovaním v jazykoch C, C++, C#

Jánoš Martin, Bc.

- Absolvent bakalárskeho štúdia na FIIT v odbore PSS
- Práca s java appletom v rámci riešenia bakalárskej práce na tému Vizualizácia metód predchádzania zahlteniu
- Počas štúdia získal skúsenosti s programovaním v jazykoch C, C++, C#

Virkler Róbert, Bc.

- Absolvent bakalárskeho štúdia na FIIT v odbore PSS

- Získal skúsenosti so sieťovým simulátorom ns2 v rámci bakalárskej práce na tému Výkon optických sietí v metropolitnom prostredí
- Znalosť problematiky vyhodnotenia výsledkov simulácii získané počas riešenia bakalárskej práce
- Počas štúdia získal skúsenosti s programovaním v jazykoch C, C++, C#
- Skúsenosti s HTML, PHP, CSS, Adobe Photoshop

2.2 Motivácia

Simulovanie rôznych typov počítačových sietí a následné vyhodnotenie ich vlastností je častou témou širokého spektra študentských aj vedeckých prác. Na FIIT sa tiež stretávame s témami bakalárskych aj diplomových prác, ktoré vyžadujú použitie sieťového simulátora. Veľmi často používaným sieťovým simulátorom je ns2. Vykonanie simulácií je však len jednou časťou úlohy. Druhou časťou je vyhodnotenie uskutočnených simulácií podľa zvolených požiadaviek.

Našou hlavnou motiváciou je vytvoriť nástroj na uľahčenie spracovania a vyhodnotenia výsledkov simulácií zo simulátora ns2. Veríme, že vytvorenie takéhoto nástroja prispeje ku zefektívneniu práce so simulátorom. Tiež si myslíme, že svoje využitie by našiel aj pri skvalitnení výučby na FIIT. Ako učebná pomôcka môže pomôcť študentom FIIT pri skúmaní vlastností počítačových sietí.

Dvaja členovia majú sa so simulátorom ns2 stretli v rámci riešenia ich bakalárskych prác. Majú praktické skúsenosti s vyhodnocovaním výsledkov simulácií a vedia, čo takéto spracovanie v súčasnosti vyžaduje. Je to vlastnoručné písanie skriptov pre analýzu výstupných súborov a následné spracovanie výsledkov do zrozumiteľnej podoby (graf, tabuľka, ...). Aj preto nás táto téma zaujala ako tím a máme veľký záujem túto tému riešiť. Chceme vytvoriť nástroj, ktorý bude mať skutočne praktické využitie.

2.3 Návrh riešenia

Výsledkom našej práce by mala byť široko použiteľná aplikácia, ktorá bude slúžiť na vyhodnotenie rôznych typov simulácií. Táto aplikácia bude primárne určená pre simulácie uskutočnené v simulátore ns2 prípadne ns3.

Aplikácia bude mať prehľadné grafické rozhranie, v ktorom si používateľ vyberie aký parameter zo simulácií chce sledovať. V závislosti od charakteru parametra sa zobrazia výsledky v prehľadnej podobe ako napríklad graf alebo tabuľka. Jednotlivé výsledky bude možné ukladať a exportovať. Primárnym cieľom je, aby aplikácia umožňovala vyhodnotenie čo najväčšieho množstva často sledovaných parametrov ako oneskorenie, zaťaženie, priepustnosť a pod. Sekundárnym cieľom je, aby aplikácia umožňovala vytvárať simulácie a spolupracovala by so vstupom simulátora ns2.

Aplikácia bude implementovaná pod operačným systémom Linux, keďže v tomto prostredí primárne pracuje aj simulátor ns2. Implementačný jazyk momentálne ešte nie je zvolený. Najpravdepodobnejší je jazyk C# alebo C++.

2.4 Predpokladané zdroje

Nepredpokladáme žiadne špeciálne požiadavky na hardvér alebo softvér. Pri vývoji aplikácie plne postačujú bežné pracovné stanice s operačným systémom Linux (distribúcia Ubuntu, prípadne Kubuntu). Simulátor ns2 je voľne stiahnuteľný.

2.5 Zoradenie tém podľa priority

1. Programová podpora pre sieťový simulátor
2. Vývoj vzorových aplikácií pre IPTV v prostredí Microsoft Mediaroom Framework
3. Simulátor komunikácie v počítačovej sieti
4. Využitie vlastností HP Tablet PC na inováciu vyučovania predmetu Testovateľnosť digitálnych systémov
5. Využitie vlastností HP Tablet PC na inováciu vyučovania
6. Prostredie pre návrh digitálnych systémov (Digital System Designer)
7. Diagnostika porúch diskretných udalostných systémov založená na modeloch a aplikácie v informatike
8. Distribuovaný odkladací priestor virtuálnej pamäte
9. Návrh vnoreného systému (Embedded Development)

2.6 Aktuálny rozvrh všetkých členov tímu

Platnosť: 30. 8. 2010 – 19. 12. 2010
AA nie je v poránku uvedené mák, prebieha výučba v areáli Bratislava - Mlynská dolina, Karl ves.

Rozvrh pre vybrané predmety

	7:00 – 7:50	8:00 – 8:50	9:00 – 9:50	10:00 – 10:50	11:00 – 11:50	12:00 – 12:50	13:00 – 13:50	14:00 – 14:50	15:00 – 15:50	16:00 – 16:50	17:00 – 17:50	18:00 – 18:50	19:00 – 19:50	20:00 – 20:50
Po										E-701 (BA-MD-FEI E) Tímový projekt1 J. Hudec				
Ut	c801 (BA-MD-FEI C) Bezpečnosť počítačových systémov L. Hudec		c102 (BA-MD-FEI C) Vnorené systémy A. Hlavatovič			c802 (BA-MD-FEI C) Vnorené systémy T. Krajčovič			c117a (BA-MD-FEI C) Bezpečnosť počítačových systémov L. Hudec					
St	cpu-1 (BA-MD-FEI D) Bezdrôtové komunikačné systémy 1 P. Magula	cpu-1 (BA-MD-FEI D) Bezdrôtové komunikačné systémy 2 J. Blahaža	de150 (BA-MD-FEI D-E) Komunikačné služby a siete M. Kotočová		D 105 (BA-MD-FEI D) Komunikačné služby a siete M. Kotočová		D 113 (BA-MD-FEI D) Komunikačné služby a siete M. Orlóvsky		de35 (BA-MD-FEI D-E) Bezpečnosť počítačových systémov L. Hudec		cpu-1 (BA-MD-FEI D) Bezpečnosť počítačových systémov L. Hudec			
Št	c802 (BA-MD-FEI C) Bezdrôtové komunikačné systémy I. Kotulák			bc150 (BA-MD-FEI B-C) Architektúra počítačových systémov L. Hudec			bc150 (BA-MD-FEI B-C) Výskum systémov počítačového inžinierstva E. Gramatová							

- Lőrincz Tomáš, Bc.
- Takács Tomáš, Bc.
- Chytil Róbert, Bc.
- Jánoš Martin, Bc.
- Virkler Róbert, Bc.

Navrhovaný čas vyhradený pre stretnutia tímu: Štvrtok 12:00 – 15:00

3 Plán projektu

Táto kapitola obsahuje časový plán projektu na zimný semester. Plány sú rozpísané na každý týždeň samostatne.

3.1 Plán na zimný semester

1. týždeň

- Zostavenie tímu
- Oboznámenie sa so zadanými projektmi
- Vytvorenie ponuky k vybranej téme

2. týždeň

- Prezentácia ponuky tímu

3. týždeň

- Pridelenie vybranej témy
- Prvé stretnutie s pedagogickým vedúcim

4. týždeň

- Diskusia ohľadne funkcionality výsledného programu

5. týždeň

- Analýza problému

6. týždeň

- Analýza existujúcich riešení

7. týždeň

- Špecifikácia požiadaviek
- Hrubý návrh riešenia

8. týždeň

- Odovzdanie dokumentácie analýzy problému a špecifikácie požiadaviek riešenia spolu s hrubým návrhom
- Odovzdanie dokumentácie riadenia

9. týždeň

- Odovzdanie posudku analýzy, špecifikácie a hrubého návrhu iného tímu

10. týždeň

- Dopracovanie zistených nedostatkov a návrh prototypu vybraných častí

11. týždeň

- Implementácia prototypu vybraných častí

12. týždeň

- Odovzdanie prototypu vybraných častí systému spolu s dokumentáciou
- Používateľská prezentácia prototypu
- Príprava odovzdania posudku prototypu iného tímu

3.2 Plán na letný semester

1.týždeň

- Zhodnotenie predchádzajúceho semestra
- Vytvorenie predbežného plánu na letný semester
- Prihlasovanie na IIT.SRC

2.týždeň

- Vylepšenie prototypu
- Príspevok na IIT.SRC

3.týždeň

- Implementácia modulov
- Prevod z grafického prostredia na kód

4. týždeň

- Implementácia modulov
- Vyriešenie vzniknutých chýb
- Začiatok testovaní

5. týždeň

- Implementácia modulov
- Vylepšenie modulov
- Testovanie modulov
- Skrátенý abstrakt na IIT.SRC

6. týždeň

- Implementácia serializácie a deserializácie
- Vytvorenie modulu pre stavové automaty
- Vytvorenie modulu pre zjednodušenie logických obvodov

7. týždeň

- Vylepšenia jednotlivých modulov
- Simulácia pre logické obvody

8. týždeň

- Farebné Petriho siete
- Akceptačné testy

9. týždeň

- Oprava chýb v hlavnom programe
- Vylepšenia modulov
- Oprava akceptačných testov

10. týždeň

- Vytvorenie plagátu na IIT.SRC
- Prepis logického obvodu do VHDL kódu

11. týždeň

- Simulácia Petriho sieti
- Spojenie dokončených modulov s hlavným programom

12. týždeň

- Odovzdanie dokumentácie projektu, riadenia a výslednej aplikácie

3.3 Úlohy členov tímu

Táto podkapitola obsahuje jednotlivé úlohy klasifikované podľa členov tímu.

Dlhodobé úlohy členov tímu

■ Bc. Róbert Chytil

- analýza problémovej oblasti
- tvorba dokumentácie riadenia
- návrh vylepšení

■ Bc. Martin Jánoš

- analýza problémovej oblasti
- tvorba dokumentácie
- testovanie softvérových nástrojov pre tvorbu verzií
- návrh vylepšení

■ Bc. Tomáš Lőrincz

- analýza problémovej oblasti
- implementácia programu
- návrh vylepšení

■ Bc. Tomáš Takács

- analýza problémovej oblasti
- špecifikácia, návrh a implementovanie riešenia
- návrh vylepšení

■ Bc. Róbert Virkler

- Správa webového sídla
- analýza problémovej oblasti
- návrh vylepšení

Rozdelenie úloh v tíme

■ Bc. Róbert Chytil

ID	Úloha	Čas na vypracovanie [hod]	Zo zápisnice [č.]
0	Vypracovanie ponuky	1	-
1.3	Založenie projektových denníkov	0,5	1
1.4	Štúdium literatúry	1	1
2.5	BDS Univ. Of Massachusets	5	2-4
4.5	Binárne rozhodovacie stromy	2	4,5
6.1	Napísať posudok pre tím 10	0,5	6
6.4	Navrhnuť testovacie vstupy	2	6
6.5	Navrhnuť testovací formulár	2	6
7.2	Opraviť dokumentáciu riadenia	2	7
8.1	Tvorba pomocníka prototypu	2	8-10
9.2	Testovanie prototypu na BLIF	2	9,10
10.1	Vytvorenie používateľskej príručky	2	10
11.1	Testovacie vstupy	3	11,12
11.4	Skompletizovanie dokumentácie	1	11
12.1	Spôsob prevodu grafického prostredia na kód	10	12-15
12.2	Overenie testovacích vstupov	1	12
13.2	Poslať výsledky testovania vedúcemu pedagógovi	0,5	13
14.1	Vytvoriť plug-in pre stavové automaty	7	14,15
16.2	Vylepšenie plug-inu stav. aut	7	16-18
16.5	Rozšírený abstrakt	2	16
17.3	Akceptačné testy	3	17-20
19.2	Používateľská príručka	6	19
20.2	Dorobiť pomocníka v programe	1	20

■ Bc. Martin Jánoš

ID	Úloha	Čas na vypracovanie [hod]	Zo zápisnice [č.]
0	Vypracovanie ponuky	2	-
1.2	Návrh loga	0,5	1
1.3	Založenie projektových denníkov	0,5	1
1.4	Štúdium literatúry	1	1
2.1	Analýza SIS, MVSIS (Berkeley)	9	2-4
4.4	Založenie dokumentácie	2	4
5.1	Dokumentácia projektu	6	5
5.3	Analýza SVN	4	5,6
6.1	Napísať posudok pre tím 10	0,5	6
6.6	Analýza ladiacich nástrojov	2	6

7.1	Opraviť dokumentáciu projektu	2	7
8.1	Tvorba pomocníka prototypu	2	8-,10
9.1	Testovanie prototypu na PNML	2	9,10
10.1	Vytvorenie používateľskej príručky	2	10
11.1	Testovacie vstupy	3	11,12
11.4	Skompletizovanie dokumentácie	1	11
12.1	Spôsob prevodu grafického prostredia na kód	10	12- 15
12.2	Overenie testovacích vstupov	1	12
13.2	Poslať výsledky testovania vedúcemu pedagógovi	0,5	13
14.2	Testovacie vstupy - PNML	3	14,15
14.5	Vytvorenie plug-inu na minimalizáciu obvodu	7	14,15
16.1	Testovanie stavových automatov	3	16,17
16.5	Rozšírený abstrakt	2	16
17.2	Vylepšenie plug-inu na minimalizáciu obvodu	4	17
17.3	Akceptačné testy	3	17-20
18.1	Zápis zjednodušeného obvodu do VHDL	5	18
19.1	Rozdelenie pluginu na dve časti	3	19
20.1	Vylepšiť VHDL plugin – testovacia entita	4	20

■ **Bc. Tomáš Lőrincz**

ID	Úloha	Čas na vypracovanie [hod]	Zo zápisnice [č.]
0	Vypracovanie ponuky	2	-
1.3	Založenie projektových denníkov	0,5	1
2.3	Súborové formáty	8	2
3.1	Petriho siete, súb. formát petr. s.	3	3
4.2	Špecifikácia	1	4,5
4.3	Návrh riešenia	7	4,5
6.1	Napísať posudok pre tím 10	0,5	6
6.2	Vytvoriť jadro prototypu	3	6
10.2	Integrovanie prídavných modulov	3	10
11.3	Implementácia PNML	3	11,12
11.4	Skompletizovanie dokumentácie	1	11
12.1	Spôsob prevodu grafického prostredia na kód	10	12-15
14.4	Vylepšenie hlavného programu	9	14-20
16.5	Rozšírený abstrakt	2	16
17.3	Akceptačné testy	3	17-20
17.4	Simulácia pre logické obvody	5	17-20

■ Bc. Tomáš Takács

ID	Úloha	Čas na vypracovanie [hod]	Zo zápisnice [č.]
0	Vypracovanie ponuky	3	-
1.3	Založenie projektového denníka	0,5	1
1.4	Štúdium literatúry	2	1
2.4	Analýza VIS Berkeley	5	2
3.2	Analýza BDS, BLIF-MV	7	3,4
4.2	Špecifikácia	3	4,5
4.3	Návrh	3	4,5
6.1	Napísať posudok pre tím 10	0,5	6
6.3	Vytvorenie zásuvných modulov	3	6
11.4	Skompletizovanie dokumentácie	1	11
11.5	BLIF plugin pre logické obvody	3	11
12.1	Spôsob prevodu grafického prostredia na kód	10	12-15
13.1	Rozšíriť BLIF plug-in	6	13-15
16.4	Podpora nových hradiel pre BLIF	4	16,17
16.5	Rozšírený abstrakt	2	16
17.3	Akceptačné testy	3	17-20
17.4	Simulácia pre logické obvody	5	17-20
18.2	Konverzia obvodu z BLIF do VHDL	4	18

■ Bc. Róbert Virkler

ID	Úloha	Čas na vypracovanie [hod]	Zo zápisnice [č.]
0	Vypracovanie ponuky	2	-
1.1	Vytvoriť web tímu	20	1
1.3	Založenie projektového denníka	0,5	1
2.2	Analýza existujúcich riešení	5	2,3
4.1	PNML	3	4
4.2	Špecifikácia	1	4,5
4.3	Návrh riešenia	2	4,5
6.1	Napísať posudok pre tím 10	0,5	6
6.3	Vytvorenie zásuvných modulov	3	6
7.3	Napísať reakciu na posudok	2	7
11.3	Implementácia PNML	5	11,12
11.4	Skompletizovanie dokumentácie	1	11
12.1	Spôsob prevodu grafického prostredia na kód	10	12-15
14.3	Vylepšenie PNML	6	14-16
16.3	Vytvorenie hradiel	2	16
16.5	Rozšírený abstrakt	2	16

17.1	Farebné siete pre PNML	3	17
17.3	Akceptačné testy	3	17-20
18.3	Simulácia Petriho sietí	6	18-20
20.3	Upraviť plagát pre IIT.SRC	5	20

3.4 Autorstvo jednotlivých častí dokumentácie

Táto podkapitola sa zaoberá autorstvom jednotlivých častí dokumentácie projektu, pričom viac priradených autorov k jednej kapitole/podkapitole znamená, že autori sa podieľali na danej časti dokumentu rovnomerným spôsobom.

Kapitola	Názov kapitoly	Autor
0	Úvod	MJ
0.1	Zadanie projektu	MJ
0.2	Účel a rozsah dokumentu	MJ
0.3	Použité skratky a výrazy	MJ
0.4	Použitá notácia	MJ
0.4.1	Diagram činností	MJ
0.4.2	Diagram prípadov použitia	MJ
1	Analýza problému	RCh, MJ, TL, TT, RV
1.1	VIS	TT
1.2	SIS a MVSIS	MJ
1.3	Active HDL	RV
1.4	Log	RV
1.5	Petri .NET simulátor	RV
1.6	TimeNET	RV
1.7	CPN Tools	RV
1.8	BLIF	TL
1.8.1	Modely	TL
1.8.2	Logické Hradlá	TL
1.8.3	Vonkajšie Don't Cares	TL
1.8.4	Preklápacie obvody a zámky	TL
1.8.5	Knižničné hradlá	TL
1.9	PNML	RV
1.10	Binárny rozhodovací diagram	RCh
1.11	BDS	RCh
1.11.1	Implementácia systému BDS	RCh
1.11.2	Syntéza rozkladu	RCh
1.11.3	Rozdelenie siete podľa odstránených uzlov	RCh
1.11.4	Stroj rozkladu BDD	RCh
1.11.5	BDS-pga 2.0	RCh, TT
1.11.6	Rozklad založený na priestore	RCh

1.12	Zhodnotenie analýzy	MJ
2	Špecifikácia riešenia	TL, TT, RV
2.1	Funkcionálne požiadavky	TL, TT, RV
2.2	Prípady použitia	TL, TT, RV
2.3	Nefunkcionálne požiadavky	TT
3	Hrubý návrh riešenia	TL, TT, RV
3.1	Výber implementačného prostredia	TL, TT
3.1.1	Java	TL
3.1.2	C++	TL
3.1.3	Platforma .NET	TL
3.2	Architektúra systému	TL, TT, RV
3.2.1	Načítanie modulov	TL
3.2.2	Grafický editor	TL
3.2.3	Simulácia obvodov	TL
4	Záver	MJ
5	Použitá literatúra	MJ
6	Prílohy	MJ, TT
6.1	Príloha A1 – zdrojový kód súboru max.mv	TT
6.2	Príloha A2 – zdrojový kód súboru adder_mov4.mv	MJ

3.5 Pomer práce na úlohách

Táto podkapitola obsahuje tabuľku znázorňujúcu percentuálny podiel členom tímu na jednotlivých úlohách tímu.

Číslo úlohy	Úloha	RCh	MJ	TL	TT	RV
1.1	Vytvoriť web tímu					100
1.2	Návrh loga		100			
1.3	Založenie projektových denníkov	100	100	100	100	100
1.4	Štúdium literatúry	100	100	100	100	100
2.1	SIS, MVSIS (Berkeley)		100			
2.2	Existujúce riešenia					100
2.3	Súborové formáty			100		
2.4	VIS Berkeley				100	
2.5	BDS Univ. Of Massachusets	100				
2.6	Správa webového sídla					DÚ
3.1	Petriho siete, súb. formát petr. s.			100		
3.2	BDS a BLIF-MV				100	
4.1	PNML					100
4.2	Špecifikácia			100		
4.3	Návrh riešenia			100		
4.4	Založenie dokumentácie		100			
4.5	Binárne rozhodovacie stromy	100				
5.1	Dokumentácie projektu		DÚ			

5.2	Dokumentácia riadenia	DÚ				
5.3	Analýza SVN		100			
6.1	Napísať posudok pre tím 10	20	20	20	20	20
6.2	Vytvoriť jadro prototypu			100		
6.3	Vytvorenie zásuvných modulov				50	50
6.4	Navrhnuť testovacie vstupy	100				
6.5	Navrhnuť testovací formulár	100				
6.6	Analýza ladiacich nástrojov		100			
7.1	Opraviť dokumentáciu projektu		100			
7.2	Opraviť dokumentáciu riadenia	100				
7.3	Napísať reakciu na posudok					100
8.1	Tvorba pomocníka prototypu	50	50			
9.1	Testovanie prototypu na PNML		100			
9.2	Testovanie prototypu na BLIF	100				
10.1	Vytvorenie používateľskej príručky	50	50			
10.2	Integrovanie prídavných modulov			100		
11.1	Testovacie vstupy	50	50			
11.2	Navrhnuť vylepšenia	DÚ	DÚ	DÚ	DÚ	DÚ
11.3	Implementácia PNML			50		50
11.4	Skompletizovanie dokumentácie	20	20	20	20	20
11.5	BLIF plugin pre logické obvody				100	
12.1	Spôsob prevodu grafického prostredia na kód	20	20	20	20	20
12.2	Overenie testovacích vstupov	50	50			
13.1	Rozšíriť BLIF plug-in				100	
13.2	Poslať výsledky testovania vedúcemu pedagógovi	50	50			
14.1	Vytvoriť plug-in pre stavové automaty	100				
14.2	Testovacie vstupy - PNML		100			
14.3	Vylepšenie PNML					100
14.4	Vylepšenie hlavného programu			100		
14.5	Vytvorenie plug-inu na minimalizáciu obvodu		100			
16.1	Testovanie stavových automatov		100			
16.2	Vylepšenie plug-inu stav. aut	100				
16.3	Vytvorenie hradiel					100
16.4	Podpora nových hradiel pre BLIF				100	
16.5	Rozšírený abstrakt	20	20	20	20	20
17.1	Farebné siete pre PNML					100
17.2	Vylepšenie plug-inu na minimalizáciu obvodu		100			
17.3	Akceptačné testy	20	20	20	20	20
17.4	Simulácia pre logické obvody			50	50	
18.1	Zápis zjednodušeného obvodu do		100			

	VHDL					
18.2	Konverzia obvodu z BLIF do VHDL				100	
18.3	Simulácia Petriho sietí					100
19.1	Rozdelenie pluginu na dve časti		100			
19.2	Používateľská príručka	100				
20.1	Vylepšiť VHDL plugin – testovacia entita		100			
20.2	Dorobiť pomocníka v programe	50	50			
20.3	Upraviť plagát pre IIT.SRC					100

4 Komunikácia v tíme

Komunikácia v tíme je dôležitým faktorom vo vývoji projektu. Z toho dôvodu ju dodržiavame hneď viacerými formami, či už samotnými stretnutiami tímu, prostredníctvom e-mailu alebo webovej stránky.

4.1 Stretnutia tímu

Stretnutia tímu sme si stanovili na taký čas, ktorý vyhovoval všetkým členom tímu. Nakoľko každý člen tímu študuje ten istý odbor, rozvrh máme až na zopár výnimiek rovnaký. Dokonca ako tím v tomto postavení sa poznáme už od stredoškolských čias a pochádzame z jedného okresu. Z toho dôvodu sme boli plne flexibilný pre termín stretnutia. Spoločné stretnutie s vedúcim tímu sme si stanovili na utorok po cvičeniach o 17:00. Na stretnutiach tímu sa prebieha diskusia členov tímu, ktorú vedie po každý krát iný člen tímu, aby si túto funkciu vyskúšali všetci. Stretnutia sú organizované z dôvodu dosiahnutia progresu v analýze, samotného vývoja, či dokumentácie. Každé z oficiálnych stretnutí je spísané formou zápisnic zo stretnutí, ktoré sú zverejnené na webovej stránke tímu a sú priložené k dokumentácií riadenia.

4.2 Webová stránka

Webová stránka tímu bola vytvorená hlavne na komunikáciu s ostatnými tímami. Stránka obsahuje všetky dôležité dokumenty ako dokumentáciu projektu, dokumentáciu riadenia, ponuku tímu, zadanie tíme ako aj všetky zápisnice zo spoločných stretnutí tímu. Všetky dokumenty je možné si stiahnuť. Stránka obsahuje tiež všetky dôležité informácie ohľadom členov tímu, ako napríklad kontakty na jednotlivých členov.

Webová stránka tímu: <http://labss2.fiit.stuba.sk/TeamProject/2010/team02pss/>

4.3 Mailová stránka

Na výmenu materiálov medzi členmi tímu bola vytvorená mailová stránka. Členovia tímu oboznamujú ďalších členov pomocou e-mailových správ. Tiež bola vytvorená skupina Google groups, ktorá slúži na verziovanie dokumentu.

E-mailová adresa tímu: z5.five5@gmail.com

4.4 Iná forma komunikácie

Na ďalšiu komunikáciu medzi členmi tímu slúžia sociálne siete, z ktorých najviac vyniká facebook.com. V prípade núdze je každý člen tímu zastihnuteľný pomocou mobilných telefónov.

5 Akceptačné testy

Obsahom tejto kapitoly sú akceptačné testy, ktoré sa vykonávajú sa vyvíjanom programe podľa jednotlivých modulov.

5.1 Akceptačné testy pre modul stavových automatov

ID	1_01	Názov	Načítanie obvodu z textového súboru			
Dátum	4.4.2011	Úroveň splnenia testu	Musí – Maľ by – Moho by	Autor	Róbert Virkler	
Rozhranie	Systém/ Používateľ					
Účel	Overiť správne vykreslenie obvodu					
Vstupné podmienky	Obvod je v textovej interpretácii, prázdne plátno					
Výstupné podmienky	Systém vykreslí korektne obvod					
Krok	Akcia	Očakávaná reakcia		Skutočná reakcia		
1	Používateľ klikne na položku <i>Otvor KISS...</i> v menu	Spracovanie textového súboru a vykreslenie obvodu		Obvod sa nevykreslí, chybové hlásenie		
2	Kliknutie na záložku Súbor	Zobrazenie zdrojového kódu v text boxe		Zdrojový kód sa nevypíše		

ID	1_01a	Názov	Načítanie obvodu z textového súboru			
Dátum	9.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Róbert Virkler	
Rozhranie	Systém/ Používateľ					
Účel	Overiť správne vykreslenie obvodu					
Vstupné podmienky	Obvod je v textovej interpretácii, prázdne plátno					
Výstupné podmienky	Systém vykreslí korektne obvod, zdrojový kód sa vypíše v časti „Súbor“					
Krok	Akcia		Očakávaná reakcia		Skutočná reakcia	
1	Používateľ klikne na položku <i>Otvor KISS...</i> v menu		Spracovanie textového súboru a vykreslenie obvodu		Obvod sa vykreslí korektne	
2	Kliknutie na záložku Súbor		Zobrazenie zdrojového kódu v text boxe		Zdrojový kód sa nevypíše	

ID	1_01b	Názov	Načítanie obvodu z textového súboru			
Dátum	12.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Róbert Virkler	
Rozhranie	Systém/ Používateľ					
Účel	Overiť správne vykreslenie obvodu					
Vstupné podmienky	Obvod je v textovej interpretácii, prázdne plátno					
Výstupné podmienky	Systém vykreslí korektne obvod, zdrojový kód sa vypíše v časti „Súbor“					
Krok	Akcia		Očakávaná reakcia		Skutočná reakcia	
1	Používateľ klikne na položku <i>Otvor KISS...</i> v menu		Spracovanie textového súboru a vykreslenie obvodu		Obvod sa vykreslí korektne	
2	Kliknutie na záložku Súbor		Zobrazenie zdrojového kódu v text boxe		Zdrojový kód sa vypíše korektne	

ID	1_02	Názov	Vytvorenie obvodu cez grafické prostredie			
Dátum	4.4.2011	Úroveň splnenia testu	Musí – Ma by – Moho by	Autor	Róbert Virkler	
Rozhranie	Systém/ Používateľ					
Účel	Overiť činnosť vytvorenia obvodu					
Vstupné podmienky	Prázdne plátno, paleta s prvkami siete pre výber					
Výstupné podmienky	Používateľ nakreslí obvod pomocou prostredia a palety prvkov siete					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Vložíme miesto na plátno	Vykreslenie miesta na plátne			Miesto sa vykreslí korektne	
2	Vytvorenie spojenia medzi miestami	Korektné spojenie medzi miestami			Spojenie sa vytvorí korektne	
3	Definovanie stavov do miest	Priradenie miestu stav			Stav nie je možné vložiť	

ID	1_02a	Názov	Vytvorenie obvodu cez grafické prostredie			
Dátum	9.4.2011	Úroveň splnenia testu	Musí – Ma by – Moho by	Autor	Róbert Virkler	
Rozhranie	Systém/ Používateľ					
Účel	Overiť činnosť vytvorenia obvodu					
Vstupné podmienky	Prázdne plátno, paleta s prvkami siete pre výber					
Výstupné podmienky	Používateľ nakreslí obvod pomocou prostredia a palety prvkov siete					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Vložíme miesto na plátno	Vykreslenie miesta na plátne			Miesto sa vykreslí korektne	
2	Vytvorenie spojenia medzi miestami	Korektné spojenie medzi miestami			Spojenie sa vytvorí korektne	
3	Definovanie stavov do miest	Priradenie stavu miestu resp. pomenovanie spojenia			Stav je možné vložiť ako názov spojenia	

ID	1_03	Názov	Uloženie obvodu do textového súboru			
Dátum	4.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Róbert Virkler	
Rozhranie	Systém/ Používateľ					
Účel	Overiť činnosť vytvorenia obvodu					
Vstupné podmienky	Korektne nakreslený obvod					
Výstupné podmienky	Vykreslený obvod sa uloží do textového súboru					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	V menu vyberieme položku Ulož KISS...	Uloženie obvodu do textového súboru			uloženie sa nevykoná, končí chybovou hláškou	

ID	1_04	Názov	Otvorenie nekorektného vstupného súboru			
Dátum	9.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Róbert Virkler	
Rozhranie	Systém/ Používateľ					
Účel	Overiť činnosť vytvorenia obvodu					
Vstupné podmienky	Prázdne plátno, obvod v textovej podobe					
Výstupné podmienky	Obvod vypíše chybové hlásenie ale nespadne					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Klikneme na položku Otvor KISS... a vyberieme nekorektný vstupný súbor	Výpis chybovej hlášky			Hlásenie sa vypíše korektne	
2	Klikneme na záložku súbor	Pri nekorektnom vstupe bude prázdne textové pole			Textové pole nie je prázdne. Treba vykonať clean.	

ID	1_05	Názov	Zobrazenie stavov			
Dátum	9.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Róbert Virkler	
Rozhranie	Systém/ Používateľ					
Účel	Overiť činnosť vytvorenia obvodu					
Vstupné podmienky	Na plátne je obvod v grafickej podobe po načítaní bez stavov					
Výstupné podmienky	Zobrazenie obvodu so stavmi					
Krok	Akcia		Očakávaná reakcia		Skutočná reakcia	
1	Klikneme na tlačidlo Zobraz/Skry menovky		Vypísanie stavov pri uzloch a spojeniach		Stavy sa zobrazia korektne	

5.2 Akceptačné testy pre modul zjednodušenia

ID	2_01	Názov	Jednoduchý dvojjstupový AND			
Dátum	4.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Róbert Chytil	
Rozhranie	Systém/ Používateľ					
Účel	Zjednodušenie zápisu výstupnej funkcie logických obvodov					
Vstupné podmienky	V grafickom prostredí je nakreslený obvod					
Výstupné podmienky	Systém vypíše zjednodušenú výstupnú funkciu logického obvodu					
Krok	Akcia		Očakávaná reakcia		Skutočná reakcia	
1	Používateľ klikne na položku <i>zjednoduš</i> v menu		Systém načíta modul zjednodušenia logických obvodov		Výpis: Zjednodušenie prebehlo úspešne	
2	Používateľ klikne na tlačidlo <i>OK</i>		Systém vypíše zjednodušenú výstupnú funkciu $f=ab$		Systém správne vypísal výstupnú funkciu dvojjstupového obvodu AND	

ID	2_02	Názov	Stredne zložitý obvod (3 hradlá, OR a AND)			
Dátum	4.4.2011	Úroveň splnenia testu	Musí – Ma by – Moho by	Autor	Róbert Chytil	
Rozhranie	Systém/používateľ					
Účel	Zjednodušenie zápisu výstupnej funkcie logických obvodov					
Vstupné podmienky	V grafickom prostredí je nakreslený obvod					
Výstupné podmienky	Systém vypíše zjednodušenú výstupnú funkciu logického obvodu					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Používateľ klikne na položku <i>zjednoduš</i> v menu	Systém načíta modul zjednodušenia logických obvodov			Výpis: Zjednodušenie prebehlo úspešne	
2	Používateľ klikne na tlačidlo <i>OK</i>	Systém vypíše zjednodušenú výstupnú funkciu $f = (a + c) (a + b + c + d + e)$ $f = c * e + c * d + c + c * b + a$			Systém vypísal vstupy a výstupy všetkých členov z obvodu a nakoniec správne vypísal výstupnú funkciu logického obvodu, až na nepremenovanie jedného zo vstupov $f = (a + IN2) (a + b + c + d + e)$ $f = IN2 * e + IN2 * d + IN2 * c + IN2 * b + a$	

ID	2_02a	Názov	Stredne zložitý obvod (3 hradlá, OR a AND)			
Dátum	7.4.2011	Úroveň splnenia testu	Musí – Ma by – Moho by	Autor	Róbert Chytil	
Rozhranie	Systém/používateľ					
Účel	Zjednodušenie zápisu výstupnej funkcie logických obvodov					
Vstupné podmienky	V grafickom prostredí je nakreslený obvod					
Výstupné podmienky	Systém vypíše zjednodušenú výstupnú funkciu logického obvodu					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Používateľ klikne na položku <i>zjednoduš</i> v menu	Systém načíta modul zjednodušenia logických obvodov			Výpis: Zjednodušenie prebehlo úspešne	

ID	2_02a	Názov	Stredne zložitý obvod (3 hradlá, OR a AND)	
2	Používateľ klikne na tlačidlo OK	<p>Systém vypíše zjednodušenú výstupnú funkciu</p> $f = (a + c) (a + b + c + d + e)$ $f = c + a$	<p>Systém vypísal vstupy a výstupy všetkých členov z obvodu a nakoniec správne vypísal výstupnú funkciu logického obvodu</p> $f = (a + c) (a + b + c + d + e) ;$ $f = c + a;$	

ID	2_03	Názov	Zložitý obvod (7 hradiel, AND, OR, INV)		
Dátum	4.4.2011	Úroveň splnenia testu	Musí – Mal by – Mohol by	Autor	Róbert Chytil
Rozhranie	Systém/používateľ				
Účel	Zjednodušenie zápisu výstupnej funkcie logických obvodov				
Vstupné podmienky	V grafickom prostredí je nakreslený obvod				
Výstupné podmienky	Systém vypíše zjednodušenú výstupnú funkciu logického obvodu				
Krok	Akcia	Očakávaná reakcia		Skutočná reakcia	
1	Používateľ klikne na položku <i>zjednoduš</i> v menu	Systém načíta modul zjednodušenia logických obvodov		Výpis: Zjednodušenie prebehlo úspešne	
2	Používateľ klikne na tlačidlo OK	Systém vypíše zjednodušenú výstupnú funkciu		<p>Systém vypísal vstupy a výstupy všetkých členov z obvodu a nakoniec vypísal výstupné funkcie logického obvodu</p> $f1 = (a d + a b c n d e f g' IN8)$ $f2 = (a d + b e g' h + IN3)$ $f1 = a*d$ $f2 = b*e*g'h + IN3 + f1$	

ID	2_03a	Názov	Zložitý obvod (7 hradiel, AND, OR, INV)			
Dátum	7.4.2011	Úroveň splnenia testu	Musí – Ma by – Mohol by	Autor	Róbert Chytil	
Rozhranie	Systém/používateľ					
Účel	Zjednodušenie zápisu výstupnej funkcie logických obvodov					
Vstupné podmienky	V grafickom prostredí je nakreslený obvod					
Výstupné podmienky	Systém vypíše zjednodušenú výstupnú funkciu logického obvodu					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Používateľ klikne na položku <i>zjednoduš</i> v menu	Systém načíta modul zjednodušenia logických obvodov			Výpis: Zjednodušenie prebehlo úspešne	
2	Používateľ klikne na tlačidlo <i>OK</i>	Systém vypíše zjednodušenú výstupnú funkciu			Systém vypísal vstupy a výstupy všetkých členov z obvodu a nakoniec správne vypísal výstupné funkcie logického obvodu $f1 = (a d + b e g' h) ;$ $f2 = (a d + a b c' d e f g' h + b e g' h) ;$ $f1 = f2;$ $f2 = b * e * !g * h + a * d;$	

ID	2_04	Názov	Invertovaný XOR			
Dátum	4.4.2011	Úroveň splnenia testu	Musí – Ma by – Mohol by	Autor	Róbert Chytil	
Rozhranie	Systém/používateľ					
Účel	Zjednodušenie zápisu výstupnej funkcie logických obvodov					
Vstupné podmienky	V grafickom prostredí je nakreslený obvod					
Výstupné podmienky	Systém vypíše zjednodušenú výstupnú funkciu logického obvodu					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Používateľ klikne na položku <i>zjednoduš</i> v menu	Systém načíta modul zjednodušenia logických obvodov			Výpis: Zjednodušenie prebehlo úspešne	

ID	2_04	Názov	Invertovaný XOR		
2	Používateľ klikne na tlačidlo OK	Systém vypíše zjednodušenú výstupnú funkciu $f = !a \text{ xor } b$ $f = !a!b + ab$		Systém vypísal vstupy a výstupy všetkých členov z obvodu a nakoniec správne vypísal výstupnú funkciu logického obvodu $f = a' \wedge b$ $f = !a*!b + a*b$	

ID	2_05	Názov	NAND a NOR			
Dátum	4.4.2011	Úroveň splnenia testu	Musí – Mal by – Mohol by	Autor	Róbert Chytil	
Rozhranie	Systém/používateľ					
Účel	Zjednodušenie zápisu výstupnej funkcie logických obvodov					
Vstupné podmienky	V grafickom prostredí je nakreslený obvod					
Výstupné podmienky	Systém vypíše zjednodušenú výstupnú funkciu logického obvodu					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Používateľ klikne na položku <i>zjednoduš</i> v menu	Systém načíta modul zjednodušenia logických obvodov			Výpis: Zjednodušenie prebehlo úspešne	
2	Používateľ klikne na tlačidlo OK	Systém vypíše zjednodušenú výstupnú funkciu $f1 = !(abcdefg)$ $f2 = !(a+b+c+d+e+f)$			Systém vypísal vstupy a výstupy všetkých členov z obvodu a nakoniec správne vypísal výstupnú funkciu logického obvodu, až na nepremenovanie jedného zo vstupov $f1 = (a' + b' + c' + d' + e' + f' + g')$; $f2 = a' b' c' d' e' !N6'$; $f1 = !g + !f + !e + !d + !c + !b + !a$; $f2 = !a*!b*!c*!d*!e*!N6$;	

ID	2_05a	Názov	NAND a NOR			
Dátum	7.4.2011	Úroveň splnenia testu	Musí – Maľby – Mohol by	Autor	Róbert Chytil	
Rozhranie	Systém/používateľ					
Účel	Zjednodušenie zápisu výstupnej funkcie logických obvodov					
Vstupné podmienky	V grafickom prostredí je nakreslený obvod					
Výstupné podmienky	Systém vypíše zjednodušenú výstupnú funkciu logického obvodu					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Používateľ klikne na položku <i>zjednoduš</i> v menu	Systém načíta modul zjednodušenia logických obvodov			Výpis: Zjednodušenie prebehlo úspešne	
2	Používateľ klikne na tlačidlo <i>OK</i>	Systém vypíše zjednodušenú výstupnú funkciu $f1 = !(abcdefg)$ $f2 = !(a+b+c+d+e+f)$			Systém vypísal vstupy a výstupy všetkých členov z obvodu a nakoniec správne vypísal výstupnú funkciu logického obvodu $f1 = (a' + b' + c' + d' + e' + f' + g') ;$ $f2 = a' b' c' d' e' f' ;$ $f1 = !g + !f + !e + !d + !c + !b + !a;$ $f2 = !a*!b*!c*!d*!e*!f;$	

5.3 Akceptačné testy pre grafický editor

ID	3_01	Názov	Výber typu modelu			
Dátum	6.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Martin Jánoš	
Rozhranie	Používateľ/Grafický editor					
Účel	Vybrať typ modelu podľa účelu práce so systémom					
Vstupné podmienky	Nie sú, prípadne skontrolovať názov modelu, ak to používateľ vyžaduje					
Výstupné podmienky	Dostupné budú len tie moduly, ktoré sú potrebné pre prácu s vybraným typom obvodom					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Zobrazenie typov obvodov	Systém zobrazí typy obvodov na výber			zhodná s očakávanou	
2	Pomenovanie modelu	Systém umožní používateľovi zadať názov modelu do textového poľa			zhodná s očakávanou	
3	Výber typu modelu (obvodu)	Systém zobrazí v ponuke nástroje potrebné pre prácu s daným typom obvodom			zhodná s očakávanou	

ID	3_02	Názov	Kreslenie hradla			
Dátum	6.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Martin Jánoš	
Rozhranie	Používateľ/Grafický editor					
Účel	Nakresliť hradlo vybraného typu a poskytnúť používateľovi zobrazenie informácií o ňom					
Vstupné podmienky	Hradlá sú dostupné vo výberovom poli					
Výstupné podmienky	Hradlo sa správne zobrazilo na pracovnej ploche (plátne)					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Výber typu hradla	Systém zaznamená typ vybraného hradla			zhodná s očakávanou	

ID	3_02	Názov	Kreslenie hradla	
2	Presunutie vybraného hradla na pracovnú plochu	System umožní používateľovi systémom drag&drop umiestniť hradlo na vybranú pozíciu	zhodná s očakávanou	
3	Zobrazenie hradla na pracovnej ploche	System zobrazí hradlo na pozícii kam ho umiestnil používateľ	zhodná s očakávanou	
4	Zobrazenie informácií o hradle	System zobrazí informácie o hradle v zobrazovacej oblasti	zhodná s očakávanou	
5	Zobrazenie informácií o spojení	System zobrazí spojenia incidentné s hradlom v oznamovacom okne	zhodná s očakávanou	

ID	3_03	Názov	Kreslenie spojenia		
Dátum	6.4.2011	Úroveň splnenia testu	Musí – Mal by – Mohol by	Autor	Martin Jánoš
Rozhranie	Používateľ/Grafický editor				
Účel	Nakresliť spojenie medzi dvoma hradlami				
Vstupné podmienky	Minimálne dve hradlá sú už nakreslené				
Výstupné podmienky	Vytvorené spojenie medzi vstupmi / výstupmi dvoch hradiel				
Krok	Akcia	Očakávaná reakcia	Skutočná reakcia		
1	Zvolenie nástroja spojenia	System poskytne nástroj z ponuky kreslenia	zhodná s očakávanou		
2	Výber začiatku spojenia	System zaznamená na ktorom výstupe začína spojenie	zhodná s očakávanou		
3	Pomenovanie spojenia	System zobrazí okno s poľom na zadanie názvu spojenia	zhodná s očakávanou		
4	Výber konca spojenia	System zaznamená na ktorom vstupe končí spojenie	zhodná s očakávanou		

ID	3_03	Názov	Kreslenie spojenia	
5	Označenie vstupov/výstupov	Systém označí vstupy/výstupy dotyčných hradiel menom nového spojenia		Pri typoch IN a OUT sa ich vstup/ výstup nepremenuje
6	Vykreslenie spojenia	Systém vykreslí spojenie medzi zadanými bodmi		zhodná s očakávanou

ID	3_03a	Názov	Kreslenie spojenia		
Dátum	9.4.2011	Úroveň splnenia testu	Musí – Ma by – Moho by	Autor	Martin Jánoš
Rozhranie	Používateľ/Grafický editor				
Účel	Nakresliť spojenie medzi dvoma hradlami				
Vstupné podmienky	Minimálne dve hradlá sú už nakreslené				
Výstupné podmienky	Vytvorené spojenie medzi vstupmi / výstupmi dvoch hradiel				
Krok	Akcia	Očakávaná reakcia		Skutočná reakcia	
1	Zvolenie nástroja spojenia	Systém poskytne nástroj z ponuky kreslenia		zhodná s očakávanou	
2	Výber začiatku spojenia	Systém zaznamená na ktorom výstupe začína spojenie		zhodná s očakávanou	
3	Pomenovanie spojenia	Systém zobrazí okno s poľom na zadanie názvu spojenia		zhodná s očakávanou	
4	Výber konca spojenia	Systém zaznamená na ktorom vstupe končí spojenie		zhodná s očakávanou	
5	Označenie vstupov/výstupov	Systém označí vstupy/výstupy dotyčných hradiel menom nového spojenia		zhodná s očakávanou	
6	Vykreslenie spojenia	Systém vykreslí spojenie medzi zadanými bodmi		zhodná s očakávanou	

ID	3_04	Názov	Pridanie spojenia k existujúcemu		
Dátum	6.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Martin Jánoš
Rozhranie	Používateľ/Grafický editor				
Účel	Nakresliť spojenie s existujúcim spojením / vytvoriť uzol				
Vstupné podmienky	Minimálne dve hradlá sú už nakreslené				
Výstupné podmienky	Nové spojenie sa automaticky premenuje podľa názvu existujúceho spojenia				
Krok	Akcia	Očakávaná reakcia		Skutočná reakcia	
1	Zvolenie nástroja spojenia	Systém poskytne nástroj z ponuky kreslenia		zhodná s očakávanou	
2	Výber začiatku spojenia	Systém zaznamená na ktorom výstupe začína spojenie		zhodná s očakávanou	
3	Výber konca spojenia	Systém zaznamená na ktorom vstupe končí spojenie		zhodná s očakávanou	
4	Automatické premenovanie	Systém automaticky premenuje nové spojenie podľa názvu toho, ku ktorému sa pridalo		zhodná s očakávanou	
5	Vykreslenie spojenia	Systém pridá spojenie k existujúcemu		zhodná s očakávanou	

ID	3_05	Názov	Vymazanie spojenia			
Dátum	6.4.2011	Úroveň splnenia testu	Musí – Ma by – Mohol by	Autor	Martin Jánoš	
Rozhranie	Používateľ/Grafický editor					
Účel	Vymazať vybrané spojenie					
Vstupné podmienky	Minimálne jedno spojenie existuje					
Výstupné podmienky	Všetky vstupy/výstupy hradiel, ktorých sa dotýkalo					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Zvolenie nástroja vymazania spojenia	Systém poskytne nástroj z ponuky kreslenia			zhodná s očakávanou	
2	Výber spojenia na vymazanie	Systém zaznamená podľa polohy kurzora, ktoré spojenie sa má vymazať			zhodná s očakávanou	
3	Vymazanie spojenia	Systém odoberie spojenie zo zoznamu spojení a z nakresleného obvodu			zhodná s očakávanou	
4	Automatické premenovanie	Systém automaticky premenuje vstupy/výstupy odstráneného spojenia na východiskový názov			nepremenuje	

ID	3_05a	Názov	Vymazanie spojenia			
Dátum	9.4.2011	Úroveň splnenia testu	Musí – Ma by – Mohol by	Autor	Martin Jánoš	
Rozhranie	Používateľ/Grafický editor					
Účel	Vymazať vybrané spojenie					
Vstupné podmienky	Minimálne jedno spojenie existuje					
Výstupné podmienky	Všetky vstupy/výstupy hradiel, ktorých sa dotýkalo					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Zvolenie nástroja vymazania spojenia	Systém poskytne nástroj z ponuky kreslenia			zhodná s očakávanou	

ID	3_05a	Názov	Vymazanie spojenia	
2	Výber spojenia na vymazanie	Systém zaznamená podľa polohy kurzora, ktoré spojenie sa má vymazať		zhodná s očakávanou
3	Vymazanie spojenia	Systém odoberie spojenie zo zoznamu spojení a z nakresleného obvodu		zhodná s očakávanou
4	Automatické premenovanie	Systém automaticky premenuje vstupy/výstupy odstráneného spojenia na východiskový názov		vyskytla sa chyba (1)

ID	3_05b	Názov	Vymazanie spojenia		
Dátum	18.4.2011	Úroveň splnenia testu	Musí – Maľby – Mohol by	Autor	Martin Jánoš
Rozhranie	Používateľ/Grafický editor				
Účel	Vymazať vybrané spojenie				
Vstupné podmienky	Minimálne jedno spojenie existuje				
Výstupné podmienky	Všetky vstupy/výstupy hradiel, ktorých sa dotýkalo				
Krok	Akcia	Očakávaná reakcia		Skutočná reakcia	
1	Zvolenie nástroja vymazania spojenia	Systém poskytne nástroj z ponuky kreslenia		zhodná s očakávanou	
2	Výber spojenia na vymazanie	Systém zaznamená podľa polohy kurzora, ktoré spojenie sa má vymazať		zhodná s očakávanou	
3	Vymazanie spojenia	Systém odoberie spojenie zo zoznamu spojení a z nakresleného obvodu		zhodná s očakávanou	
4	Automatické premenovanie	Systém automaticky premenuje vstupy/výstupy odstráneného spojenia na východiskový názov		zhodná s očakávanou	

5.4 Akceptačné testy pre modul logických obvodov

ID	4_01	Názov	Výber pluginu a kontrola dostupných funkcií			
Dátum	7.4.2011	Úroveň splnenia testu	Musí – Maľ-by – Mohel-by	Autor	Tomáš Lőrincz	
Rozhranie	Používateľ/Systém					
Účel	Vybrať pluginu BLIF a kontrola jeho správneho načítania					
Vstupné podmienky	Z ponuky pluginov vybrať plugin BLIF					
Výstupné podmienky	Zobrazenie 2 položiek menu pluginu, informácie o plugine a korektných objektov na kreslenie					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Výber typu obvodov BLIF	Systém zobrazí typy obvodov na výber			zhodná s očakávanou	
2	Pomenovanie modelu	Systém umožní používateľovi zadať názov modelu do textového poľa			zhodná s očakávanou	
3	Používateľ klikne na položku <i>Súbor</i>	Systém zobrazí v ponuke položky <i>Otvor BLIF</i> a <i>Ulož BLIF</i>			zhodná s očakávanou	
4	Používateľ klikne na položku <i>Plugin</i>	Systém zobrazí v ponuke položku <i>BLIF</i> a po kliknutí na ňu zobrazí informácie o plugine			zhodná s očakávanou	
5	Kontrola zobrazenia položiek na kreslenie <i>AND, OR, NAND, NOR 1 až 8, IN, OUT, XOR, INV</i>	Systém zobrazí vymenované položky na kreslenie a umožní ich použiť na návrh schémy.			zhodná s očakávanou	

ID	4_02	Názov	Načítanie BLIF zo súboru			
Dátum	7.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Tomáš Lőrincz	
Rozhranie	Používateľ/System					
Účel	Výber súboru BLIF, jeho korektné načítanie a vykreslenie					
Vstupné podmienky	Načítanie pluginu					
Výstupné podmienky	Načítanie obvodu BLIF a jeho zobrazenie v textovej a grafickej podobe					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Výber súboru pomocou menu <i>Súbor/Otvor BLIF</i>	Systém zobrazí okno na výber súboru			zhodná s očakávanou	
2	Zobrazenie súboru	V záložke <i>Súbor</i> bude zobrazená textová podoba súboru			zhodná s očakávanou	
3	Zobrazenie siete	V záložke <i>Obvod</i> bude zobrazená korektná grafická podoba súboru			zhodná s očakávanou	

ID	4_03	Názov	Vytvorenie PNML súboru			
Dátum	7.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Tomáš Lőrincz	
Rozhranie	Používateľ/System					
Účel	Vytvorenie BLIF súboru z nakresleného logického obvodu					
Vstupné podmienky	Načítanie pluginu a vytvorenie obvodu pomocou hradiel, vstupov, výstupov a prepojení					
Výstupné podmienky	Uloženie grafickej podoby obvodu					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Nakreslenie obvodu	Systém umožní pomocou výberu hradiel, vstupov, výstupov a spojení vytvoriť logický obvod			zhodná s očakávanou	
2	Uloženie súboru pomocou menu <i>Súbor/Ulož BLIF</i>	Vytvorenie korektného PNML súboru na vybranom mieste.			zhodná s očakávanou	

ID	4_03	Názov	Vytvorenie PNML súboru			
ID	4_04	Názov	Editácia nakreslenej Petriho siete a jej uloženie			
Dátum	7.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Tomáš Lőrincz	
Rozhranie	Používateľ/System					
Účel	Overiť funkcie editácie nakresleného logického obvodu					
Vstupné podmienky	Editovanie obvodu pomocou hradiel, vstupov, výstupov a prepojení					
Výstupné podmienky	Uloženie editovaného logického obvodu					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Editácia nakresleného logického obvodu	Systém umožní pomocou pridávania, odoberania hradiel, vstupov, výstupov a prepojení editovať logický obvod. Nesmie dovoliť rovnaké pomenovania jednotlivých spojení.			zhodná s očakávanou	
2	Uloženie súboru pomocou menu <i>Súbor/Ulož BLIF</i>	Vytvorenie korektného BLIF súboru na vybranom mieste.			zhodná s očakávanou	

ID	4_05	Názov	Načítanie nekorektného BLIF súboru (súbor má úplne nekorektný formát, prípadne zmenené začiatkové parametre)			
Dátum	7.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Tomáš Lőrincz	
Rozhranie	Používateľ/System					
Účel	Overiť správanie programu pri načítaní nekorektného BLIF súboru					
Vstupné podmienky	Načítanie pluginu					
Výstupné podmienky	Ošetrené spracovanie nekorektného BLIF súboru					
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia	
1	Výber súboru pomocou menu <i>Súbor/Otvor BLIF</i>	Systém zozbrazí okno na výber súboru			zhodná s očakávanou	
2	Zobrazenie súboru	Ošetrovanie otvorenia nekorektného súboru.			zhodná s očakávanou	

5.5 Akceptačné testy pre modul Petriho sietí

ID	5_01	Názov	Výber pluginu a kontrola dostupných funkcií		
Dátum	5.4.2011	Úroveň splnenia testu	Musí – Mal by – Mohol by	Autor	Tomáš Takács
Rozhranie	Používateľ/System				
Účel	Výber pluginu PNML a kontrola správneho jeho správneho načítania				
Vstupné podmienky	Z ponuky pluginov vybrať plugin PNML				
Výstupné podmienky	Zobrazenie 2 položiek menu pluginu, informácie o plugine a korektných objektov na kreslenie				
Krok	Akcia	Očakávaná reakcia			Skutočná reakcia
1	Výber typu obvodov PNML	System zobrazí typy obvodov na výber			zhodná s očakávanou
2	Pomenovanie modelu	System umožní používateľovi zadať názov modelu do textového poľa			zhodná s očakávanou
3	Používateľ klikne na položku <i>Súbor</i>	System zobrazí v ponuke položky <i>Otvor PNML</i> a <i>Ulož PNML</i>			zhodná s očakávanou
4	Používateľ klikne na položku <i>Plugin</i>	System zobrazí v ponuke položku <i>PNML</i> a po kliknutí na ňu zobrazí informácie o plugine			zhodná s očakávanou
5	Kontrola zobrazenia položiek na kreslenie <i>TRANSITION</i> a <i>PLACE</i> 1 až 5	System zobrazí vymenované položky na kreslenie a umožní ich použiť na návrh schémy.			zhodná s očakávanou

ID	5_02	Názov	Načítanie PNML zo súboru			
Dátum	5.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Tomáš Takács	
Rozhranie	Používateľ/System					
Účel	Výber súboru PNML, jeho korektné načítanie a vykreslenie					
Vstupné podmienky	Načítanie pluginu					
Výstupné podmienky	Načítanie siete PNML a jej zobrazenie v textovej a grafickej podobe					
Krok	Akcia		Očakávaná reakcia		Skutočná reakcia	
1	Výber súboru pomocou menu <i>Súbor/Otvor PNML</i>		Systém zozbrazí okno na výber súboru		zhodná s očakávanou	
2	Zobrazenie súboru		V záložke <i>Súbor</i> bude zobrazená textová podoba súboru		zhodná s očakávanou	
3	Zobrazenie siete		V záložke <i>Obvod</i> bude zobrazená korektná grafická podoba súboru		zhodná s očakávanou	

ID	5_03	Názov	Vytvorenie PNML súboru			
Dátum	5.4.2011	Úroveň splnenia testu	Musí – Maľ by – Mohol by	Autor	Tomáš Takács	
Rozhranie	Používateľ/System					
Účel	Vytvorenie PNML súboru z nakreslenej Petriho siete					
Vstupné podmienky	Načítanie pluginu a vytvorenie siete pomocou miest, prechodov a prepojení					
Výstupné podmienky	Uloženie grafickej podoby obvodu					
Krok	Akcia		Očakávaná reakcia		Skutočná reakcia	
1	Nakreslenie siete		Systém umožní pomocou výberu miest, prechodov a spojení vytvoriť Petriho sieť		zhodná s očakávanou	
2	Uloženie súboru pomocou menu <i>Súbor/Ulož PNML</i>		Vytvorenie korektného PNML súboru na vybranom mieste.		zhodná s očakávanou	

ID	5_04	Názov	Editácia nakreslenej Petriho siete a jej uloženie			
Dátum	5.4.2011	Úroveň splnenia testu	Musí – Ma by – Mo by	Autor	Tomáš Takács	
Rozhranie	Používateľ/System					
Účel	Overiť funkcie editácie nakreslenej Petriho siete					
Vstupné podmienky	Vytvorenie siete pomocou miest, prechodov a prepojení					
Výstupné podmienky	Uloženie editovanej Petriho siete					
Krok	Akcia		Očakávaná reakcia		Skutočná reakcia	
1	Editácia nakreslenej siete		Systém umožní pomocou pridávania, odoberania a editácie miest, prechodov a spojení editovať Petriho sieť.		zhodná s očakávanou	
2	Uloženie súboru pomocou menu <i>Súbor/Ulož PNML</i>		Vytvorenie korektného PNML súboru na vybranom mieste.		zhodná s očakávanou	

ID	5_05	Názov	Načítanie nekorektného PNML súboru (súbor má vymazaný tag alebo je inej štruktúry a má len príponu .pnml)			
Dátum	5.4.2011	Úroveň splnenia testu	Musí – Ma by – Mo by	Autor	Tomáš Takács	
Rozhranie	Používateľ/System					
Účel	Overiť správanie programu pri načítaní nekorektného PNML súboru					
Vstupné podmienky	Načítanie pluginu					
Výstupné podmienky	Ošetrené spracovanie nekorektného PNML súboru					
Krok	Akcia		Očakávaná reakcia		Skutočná reakcia	
1	Výber súboru pomocou menu <i>Súbor/Otvor PNML</i>		Systém zobrazí okno na výber súboru		zhodná s očakávanou	
2	Zobrazenie súboru		Ošetrenie otvorenia nekorektného súboru.		zhodná s očakávanou	

6 Zápisnice

Táto kapitola obsahuje zápisnice zo všetkých spoločných stretnutí tímu.

6.1 Šablóna zápisnice

Zápis X. stretnutia tímu č. 2

Vedúci pedagóg:	
Zúčastnení členovia tímu:	Dátum: Miestnosť: Čas: Zápis vypracoval:
Chýbajú:	Zápis overil:

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín

Priebeh stretnutia

6.2 Zápisnica č.1

Zápis 1. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 27.9.2010 Miestnosť: C701 Čas: 15:00-16:00 Zápis vypracoval: Bc. Martin Jánoš
Chýbajú: -	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Pozn.: Prvé stretnutie, žiadne úlohy na splnenie

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
1.1	Vytvoriť web tímu	RV	10.10.2010
1.2	Návrh loga	MJ	10.10.2010
1.3	Založenie projektových denníkov	Všetci	14.10.2010
1.4	Štúdium literatúry	Všetci	20.10.2010

Priebeh stretnutia

- zoznámenie sa s pedagogickým vedúcim
- Zoznámenie sa s obsahom témy
- Dohoda s vedúcim pedagógom, že prvé stretnutie v softvérovom štúdiu bude 14.10.2010
- Návrh loga tímu
- Naštudovanie formy zápisnice
- Vytvorenie www stránky tímu
- Vytvorenie schránky elektronickej pošty tímu
- Prídelenie funkcií členov tímu:
 - Zodpovedný za web – Bc. Róbert Virkler
 - Integrátor dokumentácie – Bc. Róbert Chytil, Bc. Martin Jánoš
 - Hlavný programátor – Bc. Tomáš Lőrincz
 - Asistenti hl. programátora - Bc. Tomáš Takács, Bc. Róbert Virkler
 - Zapisovatelia stretnutí – všetci, na striedanie
- Pozrieť ako vyzerajú zápisnice
- Pozrieť ako vyzerá dokumentácia a dokumentácia riadenia
- Založiť projektový denník
- Pozrieť odporúčané zdroje
- Prediskutovať implementačné prostredie

6.3 Zápisnica č.2

Zápis 2. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 14.10.2010 Miestnosť: Softvérové štúdio Čas: 12:00-13:00
Chýbajú: -	Zápis vypracoval: Bc. Róbert Chytil
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
1.1	Vytvoriť webstránku tímu	RV	splnené	12.10.2010
1.2	Návrh loga	MJ	splnené	12.10.2010
1.3	Založenie projektových denníkov	Všetci	splnené	12.10.2010
1.4	Štúdium literatúry	Všetci	prebieha	12.10.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
2.1	SIS, MVSIS (Berkeley)	MJ	19.10.2010
2.2	Existujúce riešenia	RV	19.10.2010
2.3	Súborové formáty	TL	19.10.2010
2.4	VIS Berkeley	TT	19.10.2010
2.5	BDS Univ. Of Massachusets	RCh	19.10.2010
2.6	Správa webového sídla	RV	dlhodobo

Priebeh stretnutia

- Výmena kontaktov s pedagogickým vedúcim tímu
- Začatie analyzovania problematiky
- Pridelenie jednotlivých úloh analýzy:
 - oboznámenie sa s aplikáciami SIS a MVSIS - Bc. Martin Jánoš
 - oboznámenie sa s existujúcimi riešeniami - Bc. Róbert Virkler
 - oboznámenie sa so súborovými formátmi BLIF, KISS, SLIF, atd. - Bc. Tomáš Lőrincz
 - oboznámenie sa s aplikáciou VIS - Bc. Tomáš Takács
 - oboznámenie sa s aplikáciou BDS - Bc. Róbert Chytil
- Analyzovanú oblasť každý zdokumentuje a prinesie na ďalšie stretnutie
- Zhoda na tom, že menej je niekedy viac – aplikácia bude univerzálnejšia, radšej ponúkne menej funkcionality, ale bude stabilnejšia a nebude „padat“.
- Dohoda s vedúcim pedagógom, že druhé stretnutie v softvérovom štúdiu bude 19.10.2010
- Kontrola zápisnice prvého stretnutia pedagogickým vedúcim
- Kontrola web stránky tímu pedagogickým vedúcim

6.4 Zápisnica č.3

Zápis 3. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 19.10.2010 Miestnosť: C310 Čas: 17:00-18:00 Zápis vypracoval: Bc. Róbert Virkler
Chýbajú: -	Zápis overil: Bc. Martin Jánoš

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.1	SIS, MVSIS (Berkeley)	MJ	prebieha	19.10.2010
2.2	Existujúce riešenia	RV	prebieha	19.10.2010
2.3	Súborové formáty	TL	splnené	19.10.2010
2.4	VIS Berkeley	TT	splnené	19.10.2010
2.5	BDS Univ. Of Massachusetts	RCh	prebieha	19.10.2010
2.6	Správa webového sídla	RV	prebieha	19.10.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
3.1	Petriho siete, súb. formát petr. s.	TL	26.10.2010
3.2	BDS a BLIF-MV	TT	26.10.2010

Priebeh stretnutia

- Kontrola zápisnice z druhého stretnutia, doladenie detailov
- Každý z členov tímu oboznámil kolegov so zisteniami, ktoré zistil pri analyzovaní svojej problémovej oblasti
- Martin Jánoš oboznámil kolegov s problematikou ohľadne SIS a MVSIS, uviedol ich do problému, ďalej pracuje na analýze spomínanej oblasti
- Róbert Virkler oboznámil kolegov o zisteniach ohľadne existujúcich riešení, napríklad aké súborové formáty rieši ten daný produkt alebo akú funkcionálnosť poskytuje. Rovnako pokračuje v analýze spomínanej oblasti
- Tomáš Lőrincz oboznámil kolegov používaných súborových systémoch pre dané typy digitálnych obvodov. Analyzoval ich detailne a ukázal kolegom rôzne výstupy v daných súborových systémoch. Súborové formáty analyzoval dostatočne a ďalšou jeho úlohou je analýza petriho sietí a súborového formátu do akého sa ukladajú.
- Tomáš Takács oboznámil kolegov o VIS, poukázal na výhody, nevýhody, rovnako tak aj na použitie. Analýzu dokončil a jeho ďalšou úlohou je rozbehať BDS pod Linuxom a hlbšie analyzovať BLIF-MV
- Róbert Chytil mal za úlohu analyzovať BDS, spojzduť a vyskúšať. Z technických príčin sa to nepodarilo, ale pokračuje v analýze BDS.
- Po prezentácii výsledkov prebiehala diskusia, kde sa každý opýtal na nejasnosti, ktoré mal a boli mu dostatočne vysvetlené
- Každý člen tímu dostal pridelené úlohy, na ktorých bude pracovať naďalej

6.5 Zápisnica č.4

Zápis 4. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 26.10.2010 Miestnosť: D109 Čas: 17:00-18:00
Chýbajú: -	Zápis vypracoval: Bc. Tomáš Lőrincz
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.1	SIS, MVSIS (Berkeley)	MJ	prebieha	26.10.2010
2.2	Existujúce riešenia	RV	splnené	26.10.2010
2.5	BDS Univ. Of Massachusetts	RCh	prebieha	26.10.2010
2.6	Správa webového sídla	RV	prebieha	26.10.2010
3.1	Petriho siete, súb. formát petr. s.	TL	prebieha	26.10.2010
3.2	BDS a BLIF-MV	TT	prebieha	26.10.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
4.1	PNML	RV	2.11.2010
4.2	Špecifikácia	TL	2.11.2010
4.3	Návrh riešenia	TL	2.11.2010
4.4	Založenie dokumentácie	MJ	2.11.2010
4.5	Binárne rozhodovacie stromy	RCh	2.11.2010

Priebeh stretnutia

- Kontrola zápisnice z tretieho stretnutia, doladenie detailov
- Každý z členov tímu oboznámil kolegov so zisteniami, ktoré zistil pri analyzovaní svojej problémovej oblasti
- Martin Jánoš dokončil analýzu ohľadne MVSIS, uviedol, že táto problematika je dosť zložitá, a nemali by sme sa jej už hlbšie venovať.
- Róbert Chytil pokračoval v analýze BDS, reálne ho nevedel otestovať, tak analyzoval iba teóriu. Zistil, že pracuje na báze binárnych vyhľadávacích stromoch. Túto techniku by bolo vhodné implementovať aj do nášho projektu.
- Róbert Virkler analyzoval existujúce riešenia na vyhodnotenie Petriho sietí. Ako napr. Time Net, CPN Tools, BPEL2PN. Uviedol výhody a nevýhody spomínaných nástrojov. Ďalej zistil, že existuje univerzálny formát na zápis Petriho sietí, tzv. PIM – PetriNet Integer Matrix.
- Tomáš Lőrincz našiel súborový formát na zápis Petriho sietí – PNML – Petri Net Markup Language. Je to univerzálny formát, splňa ISO štandard. Bolo by vhodné implementovať podporu aj pre tento súborový formát.
- Tomáš Takács pokračoval v analýze VIS a súborového systému BLIF-MV. Zistil, že rozdiel oproti BLIF-u je to, že podporuje aj viacúrovňové obvody a multi-hodnotové vstupy a výstupy.

6.6 Zápisnica č.5

Zápis 5. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 4.11.2010 Miestnosť: D104 Čas: 12:00-13:00
Chýbajú: Bc. Tomáš Lőrincz	Zápis vypracoval: Bc. Tomáš Takács Zápis overil: Bc. Martin Jánoš

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.1	SIS, MVSIS (Berkeley)	MJ	splnené	4.11.2010
2.5	BDS teória	RCh	splnené	4.11.2010
2.6	Správa webového sídla	RV	prebieha	dlhodobo
3.1	Petriho siete, súb. formát petr. s.	TL	splnené	4.11.2010
3.2	BDS a BLIF-MV	TT	splnené	4.11.2010
4.1	PNML	RV	splnené	4.11.2010
4.2	Špecifikácia	TL	prebieha	4.11.2010
4.3	Návrh riešenia	TL	prebieha	4.11.2010
4.4	Založenie dokumentácie	MJ	splnené	4.11.2010
4.5	Binárne rozhodovacie stromy	RCh	prebieha	4.11.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
5.1	Dokumentácie projektu	MJ	dlhodobo
5.2	Dokumentácia riadenia	RCh	dlhodobo
5.3	Analýza SVN	MJ	9.11.2010

Priebeh stretnutia

- Tomáš Lőrincz sa vopred ospravedlnil a nezúčastnil sa stretnutia zo zdravotných dôvodov
- Kontrola zápisnice zo štvrtého stretnutia, doladenie detailov
- Prítomní členovia tímu oboznámili kolegov so zisteniami, ktoré zistili pri analyzovaní svojej problémovej oblasti
- Martin Jánoš spracoval prvú verziu dokumentácie projektu a predviedol ju tímu. Do analýzy zahrnul materiály, ktoré spracoval ohľadom analýzy systémov SIS, MVSIS. Analýzu systému VIS od Tomáša Takácsa tiež zahrnul do dokumentu. Po prijatí ďalších spracovaných materiálov od ostatných členov dokončí kapitolu analýzy v dokumentáciu riadenia
- Róbert Chytil spolu s Tomášom Takácsom dokončili analýzu systému BDS.
- Róbert Virkler analyzoval súborový formát PNML. Tím rozhodol, že tento formát je vhodný pre implementáciu Petriho sietí.
- K Tomášovi Lőrinczovi sa pridajú Róbert Virkler a Tomáš Takács, aby spoločne spracovali špecifikáciu a návrh riešenia.
- Martin Jánoš zanalyzuje nástroj na správu verzií softvéru SVN
- Róbert Chytil vypracuje dokumentáciu riadenia a doplní analýzu binárnych rozhodovacích diagramov BDD.

6.7 Zápisnica č.6

Zápis 6. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 9.11.2010 Miestnosť: C311 Čas: 17:00-18:00
Chýbajú: -	Zápis vypracoval: Bc. Martin Jánoš
	Zápis overil: Bc. Róbert Chytil

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
4.2	Špecifikácia	TL, RV, TT	splnené	9.11.2010
4.3	Návrh riešenia	TL, RV, TT	splnené	9.11.2010
4.5	Binárne rozhodovacie stromy	RCh	splnené	9.11.2010
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
5.3	Analýza SVN	MJ	splnené	9.11.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
6.1	Napísať posudok pre tím 10	všetci	16.11.2010
6.2	Vytvoriť jadro prototypu	TL	23.11.2010
6.3	Vytvorenie zásuvných modulov	TT, RV	23.11.2010
6.4	Navrhnuť testovacie vstupy	RCh	23.11.2010
6.5	Navrhnuť testovací formulár	RCh	23.11.2010
6.6	Analýza ladiacich nástrojov	MJ	23.11.2010

Priebeh stretnutia

- Kontrola zápisnice z piateho stretnutia, doplnenie menších nedostatkov
- Prítomní členovia tímu oboznámili kolegov so zisteniami, ktoré zistili pri analyzovaní, návrhu a špecifikácii svojej problémovej oblasti
- Martin Jánoš spracoval plnú verziu dokumentácie projektu a predviedol ju tímu. Dokumentácia obsahuje už časť Špecifikácia riešenia a Návrh. Tiež predstavil ostatným členom tímu program SVN na spravovanie verzií a ako by sme ho mohli využiť pri vyhotovovaní prototypu
- Róbert Virkler spolu s Tomášom Takácsom a Tomášom Lőrinczom dokončili špecifikáciu riešenia a návrh
- Róbert Virkler navrhol nech si každý napíše posudok pre tím 10, ktorý potom zhodnotíme s ostatnými členmi tímu a zlúčime do konečnej podoby
- Tomáš Lőrincz považuje o prototypy a rozdelení práce na ňom
- Martin Jánoš zanalyzuje ladiace nástroje (BugZilla)
- Róbert Chytil vypracuje testovacie vstupy a formuláre pre náš program na základe rozprave o overení správnosti programu

6.8 Zápisnica č.7

Zápis 7. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 16.11.2010 Miestnosť: C311 Čas: 16:30-17:30
Chýbajú: -	Zápis vypracoval: Bc. Tomáš Takács
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
6.1	Napísať posudok pre tím 10	všetci	prebieha	19.11.2010
6.2	Vytvoriť jadro prototypu	TL	prebieha	23.11.2010
6.3	Vytvorenie zásuvných modulov	TT, RV	prebieha	23.11.2010
6.4	Navrhnúť testovacie vstupy	RCh	prebieha	23.11.2010
6.5	Navrhnúť testovací formulár	RCh	prebieha	23.11.2010
6.6	Analýza ladiacich nástrojov	MJ	prebieha	23.11.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
7.1	Opraviť dokumentáciu projektu	MJ	23.11.2010
7.2	Opraviť dokumentáciu riadenia	RCh	23.11.2010
7.3	Napísať reakciu na posudok	RV	23.11.2010

Priebeh stretnutia

- Kontrola zápisnice zo šiesteho stretnutia, doplnenie menších nedostatkov
- Na začiatku stretnutia nám pedagogický vedúci Ing. Peter Pišteck povedal svoje výhrady k odovzdanej dokumentácii. Dokumentácií projektu opraví Martin Jánoš a dokumentáciu riadenia opraví Róbert Chytil.
- Členovia tímu poslali svoje posudky na dokumenty tímu č. 10 na mail tímu. Dohodli sme sa, že celkový posudok za náš tím na dokumentáciu tímu č. 10 napíše Martin Jánoš. Posudok bude do termínu odovzdania (t.j. 19.11. 2010 do 14:00) zverejnený na stránke tímu.
- Úlohy z predchádzajúce stretnutia ostávajú členom tímu naďalej.
- Tomáš Lőrincz oboznámil tím s úvodným jadrom prototypu, ktoré poslal aj na mail tímu. Vývoj prototypu naďalej prebieha ako aj vývoj zásuvných modulov. Tomáš Takács sa pokúsi vytvoriť modul na spracovanie súborov typu BLIF. Róbert Virkler sa tiež pokúsi vytvoriť zásuvný modul.
- Ing. Peter Pišteck nám pripomenul, aby sme nezabudli na komentovanie zdrojových súborov.
- Róbert Virkler napíše reakciu posudok vypracovaný tímom č. 10

6.9 Zápisnica č.8

Zápis 8. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 23.11.2010 Miestnosť: C311 Čas: 16:30-17:30
Chýbajú: -	Zápis vypracoval: Bc. Róbert Virkler
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
6.1	Napísať posudok pre tím 10	všetci	splnené	19.11.2010
6.2	Vytvoriť jadro prototypu	TL	prebieha	30.11.2010
6.3	Vytvorenie zásuvných modulov	RV	prebieha	30.11.2010
6.4	Navrhnuť testovacie vstupy	RCh	prebieha	30.11.2010
6.5	Navrhnuť testovací formulár	RCh	splnené	23.11.2010
6.6	Analýza ladiacich nástrojov	MJ	splnené	23.11.2010
7.1	Opraviť dokumentáciu Projektu	MJ	splnené	23.11.2010
7.2	Opraviť dokumentáciu Riadenia	RCh	splnené	23.11.2010
7.3	Napísať reakciu na posudok	RV	splnené	23.11.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
8.1	Tvorba pomocníka prototypu	MJ, RCh	13.12. 2010

Priebeh stretnutia

- Kontrola zápisnice zo siedmeho stretnutia
- Pedagogický vedúci Ing. Peter Pišteck nám povedal svoje pripomienky k posudku a prešli sme si aj posudok tímu č. 10
- Róbert Virkler odovzdal napísanú reakciu na posudok, ktorú si vedúci prečítal a povedal svoje výhrady
- Prešli sme ku kontrole pridelených úloh z predošlého stretnutia
- Tomáš Lőrincz vytvoril jadro prototypu, ktoré dokáže spracovávať zásuvné moduly. Jadro prototypu rovnako obsahuje kresliaci editor
- Tomáš Takács predviedol funkcionality svojej časti prototypu, ktorá dokáže spracovať súbor typu BLIF a vypíše informácie o obvode
- Róbert Chytil nám ukázal návrh testovacieho formulára, ktorý však nie je kompletný a dostane finálny tvar až počas samotného testovania, kedy sa doladia požiadavky na testovanie
- Martin Jánoš dokončil analýzu ladiacich nástrojov. Dohodli sme sa po jeho odporúčaní používať nástroj Microsoft Office Excel.
- Martin Jánoš a Róbert Chytil dopracovali nedostatky v dokumentácii riadenia a projektu

6.10 Zápisnica č.9

Zápis 9. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 30.11.2010 Miestnosť: C311 Čas: 16:30-17:30
Chýbajú: -	Zápis vypracoval: Bc. Róbert Chytil
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
6.2	Vytvoriť jadro prototypu	TL	prebieha	13.12.2010
6.3	Vytvorenie zásuvných modulov	RV, TT	prebieha	13.12.2010
6.4	Navrhnuť testovacie vstupy	RCh	prebieha	13.12.2010
8.1	Tvorba pomocníka prototypu	MJ, RCh	prebieha	13.12.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
9.1	Testovanie prototypu na PNML	MJ	13.12.2010
9.2	Testovanie prototypu na BLIF	RCh	13.12.2010

Priebeh stretnutia

- Kontrola zápisnice z ôsmeho stretnutia
- Róbert Virkler pridal na webovú stránku tímu opravenú dokumentáciu projektu, ako aj dokumentáciu riadenia
- Tomáš Lőrincz predviedol kresiaci editor z jadra prototypu, kde sa môžu jednotlivé objekty prepájať medzi sebou
- Róbert Virkler nám predviedol funkčnosť ním vytváraného modulu, ktorý analyzuje parametre PNML súboru.
- Martin Jánoš nám ukázal vytvoreného pomocníka prototypu, v ďalšom ho poskytnie kolegovi Róbertovi Chytilovi pre ďalšie doplnenie
- Členovia tímu sa zhodli, že pomocník prototypu bude obsahovať tiež požiadavky na inštaláciu
- Pedagogický vedúci Ing. Peter Pišteck uviedol možnosť využitia virtuálnych počítačov
- Prešli sme ku kontrole pridelených úloh z predošlého stretnutia
- Úlohy 6.2, 6.3 a 6.4 sa predĺžili do 13.12.2010
- Róbert Chytil otestuje správnu funkčnosť súboru BLIF na prototypu
- Martin Jánoš otestuje správnu funkčnosť súboru PNML na prototypu
- Testovanie súborov sa bude zameriavať na kritické vstupy, nesprávne súbory, pomenené tagy.
- V prípade zistenia chybovosti sa tieto chyby presmerujú na chybový výstup

6.11 Zápisnica č.10

Zápis 10. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 7.12.2010 Miestnosť: D113 Čas: 16:30-17:30 Zápis vypracoval: Bc. Tomáš Lőrincz
Chýbajú: -	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
6.2	Vytvoriť jadro prototypu	TL	ukončené	13.12.2010
6.3	Vytvorenie zásuvných modulov	RV, TT	prebieha	13.12.2010
6.4	Navrhnuť testovacie vstupy	RCh	prebieha	13.12.2010
8.1	Tvorba pomocníka prototypu	MJ, RCh	prebieha	13.12.2010
9.1	Testovanie prototypu na PNML	MJ	prebieha	13.12.2010
9.2	Testovanie prototypu na BLIF	RCh	prebieha	13.12.2010

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
10.1	Vytvorenie používateľskej príručky	RCh, MJ	13.12.2010
10.2	Integrovanie prídavných modulov	TL	13.12.2010

Priebeh stretnutia

- Kontrola zápisnice z deviateho stretnutia
- Martin Jánoš vytvoril pomocníka k programu, postupne ho dopĺňa. Otestoval modul pre podporu súborového formátu PNML, nenašiel žiadne nedostatky.
- Tomáš Lőrincz dokončil prácu na základnom jadre prototypu. Pridaná podpora pre moduly a základný grafický editor. Ďalej sa bude pracovať na úprave vytvorených modulov, tak aby boli kompatibilné s jadrom.
- Róbert Virkler pokračoval v tvorbe modulu pre formát PNML, zatiaľ modul vypisuje len základné parametre prechodov a miest. V ďalšej fáze sa pridá výpis jednotlivých prepojení.
- Róbert Chytil pokračuje v testovaní modulu pre súborový formát BLIF.
- K prototypu je potrebné vytvoriť používateľskú príručku. Úloha bola zverená Róbertovi Chytilovi.
- Tomáš Takács modifikoval modul pre BLIF tak aby sa dal jednoduchšie implementovať do hlavného programu.
- Tím sa dohodol, že prezentácia prototypu bude s najväčšou pravdepodobnosťou 14.12.2010.

6.12 Zápisnica č.11

Zápis 11. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 16.2.2011 Miestnosť: C311 Čas: 11.00 – 12.00
Chýbajú: -	Zápis vypracoval: Bc. Róbert Virkler
	Zápis overil: Bc. Tomáš Takács

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
11.1	Testovacie vstupy	MJ, RCh	23.2. 2011
11.2	Navrhnuť vylepšenia	Všetci	dlhodobá
11.3	Implementácia PNML	TL, RV	23.2. 2011
11.4	Skompletizovanie dokumentácie	Všetci	23.2. 2011
11.5	BLIF plugin pre logické obvody	TT	23.2. 2011

Priebeh stretnutia

- Zhodnotenie prác v zimnom semestri
- Zahájenie práce v letnom semestri
- Prvotné návrhy vylepšení na prototype
- Predvedenie vylepšeného prototypu o doplnenú funkcionality
- Konzultovanie o ITSRC študentskej konferencii
- Pridelenie nových úloh pre členov tímu

6.13 Zápisnica č.12

Zápis 12. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 23.2.2011 Miestnosť: D124 Čas: 12.30 – 13.30
Chýbajú: -	Zápis vypracoval: Bc. Róbert Chytil
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.1	Testovacie vstupy	MJ, RCh	prebieha	2.3.2011
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
11.3	Implementácia PNML	TL, RV	prebieha	2.3. 2011
11.4	Skompletizovanie dokumentácie	Všetci	splnené	23.2.2011
11.5	BLIF plugin pre logické obvody	TT	splnené	23.2.2011

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
12.1	Spôsob prevodu grafického prostredia na kód	Všetci	9.3. 2011
12.2	Overenie testovacích vstupov	MJ, RCh	9.3. 2011

Priebeh stretnutia

- Kontrola zápisnice z jedenásteho stretnutia
- Úlohu 11.1 Testovacie vstupy si zodpovedný rozdelia nasledovne:
 - Martin Jánoš bude mať na starosti kombinačné obvody
 - Róbert Chytil bude mať na starosti stavové automaty
- Boli navrhnuté ďalšie spôsoby vylepšení prototypu:
 - Pridanie tágov PNML
 - Spätný prevod z grafického prostredia na kód (tím sa rozhodol, že tento bod je najdôležitejší)
 - Prevod medzi formátmi BLIF, KISS, atď.
 - Zobrazenie parametrov jednotlivých objektov
 - Pri prejdení myšou nad nimi
 - Kliknutím na objekt
 - Vylepšenie prekrývania objektov
 - Pridanie možnosti kopírovania (copy), písania späť (undo), písania dopredu (redo), zarovnávaní, atď.
- Tím sa zhodol na priebežnom písaní dokumentácie už počas softvérového vývoja programu
- Pri Petriho sieťach doplniť prechod a stav uzla do hlavného programu
- Kontrola príspevku tímu na IIT.SRC vedúcim pedagógom
- Pridelenie nových úloh pre členov tímu:
 - Každý člen tímu dostane za úlohu zamýšľať sa nad spôsobom prevodu obvodu z grafického prostredia na kód
 - Martin Jánoš s Róbertom Chytilom overia navrhnuté testovacie vstupy

6.14 Zápisnica č.13

Zápis 13. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 2.3.2011 Miestnosť: D124 Čas: 13.00 – 13.40
Chýbajú: Bc. Tomáš Lőrincz	Zápis vypracoval: Bc. Martin Jánoš Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.1	Testovacie vstupy	MJ, RCh	prebieha	dlhodobo
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
11.3	Implementácia PNML	TL, RV	splnené	2.3.2011
12.1	Spôsob prevodu grafického prostredia na kód	Všetci	Prebieha	9.3.2011

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
13.1	Rozšíriť BLIF plug-in	TT	9.3. 2011
13.2	Poslať výsledky testovania vedúcemu pedagógovi	MJ, RCh	8.3. 2011

Priebeh stretnutia

- Kontrola zápisnice z dvanásteho stretnutia a postrehy na prípadné chyby v nej
- RV oznámil, že PNML plug-in teraz zobrazuje aj prepojenia (*arcs*)
- Úlohy 11.1 a 12.2 sa zlúčia do úlohy 11.1, lebo tá rovno zahŕňa aj overenie, navyše sa trvanie určí na dlhodobo, aby sa dali pridané vlastnosti týkajúce sa vstupov a výstupov programu priamo otestovať. Rozdelenie testovania medzi RCh a MJ v úlohe 12.2 zostáva v platnosti.
- Diskutovalo o formáte prevodu grafického objektu do zodpovedajúceho súborového formátu (napr. BLIF) – serializácia a akým spôsobom mu ho podať:
 - Navrhnuť prídanie objektu (bloku) s parametrami od objektového prúdu (navrhol RV)
 - Definovať formát zápisu objektu do prúdu
 - Alternatíva k blokovému prístupu: zápis nakresleného obvodu do logickej funkcie, v tomto tvare by sa ľahšie posielal na plug-in na zápis do príslušných formátov BLIF, KISS, atď. Všetky funkcie by sa predtým previedli do jednotného tvaru SOP (*Sum Of Products* – súčet súčinov).
 - Zhrnutie:
 - Blokový prístup je vhodný pri PNML (vďaka jeho štruktúre), Pri logickom obvode treba pomenovať hradlá a prepojenia medzi vstupmi a výstupmi, aby boli jedinečné a ľahko identifikovateľné. Tu vznikne problém, keď má obvod viac výstupov (predložil TT)
 - Prístup pomocou výstupnej funkcie je vhodný pre logické obvody, lebo vo funkcii je vyjadrený vzťah medzi vstupmi a výstupmi
- Prevod medzi formátmi sa môže uskutočniť buď prostredníctvom dialógu alebo uložiť otvorený súbor v požadovanom formáte (poznámka pedagógickí vedúci)
- TT uskutoční rozšírenie BLIF plug-inu o korektné vykreslenie viacstupňových (3 a viac stupňov) obvodov a opraví chyby zistené pri testovaní (v rámci úlohy 13.1)
- Výsledky testov sa zapíšu do zodpovedajúcich tabuliek (vypracujú RCh a MJ v rámci úlohy 13.2)

6.15 Zápisnica č.14

Zápis 14. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Takács Bc. Tomáš Lőrincz	Dátum: 9.3.2011 Miestnosť: D124 Čas: 13.00 – 13.40
	Zápis vypracoval: Bc. Tomáš Lőrincz
Chýbajú: Bc. Róbert Virkler	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.1	Testovacie vstupy	MJ, RCh	prebieha	dlhodobo
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
12.1	Spôsob prevodu grafického prostredia na kód	TL,TT,RV	prebieha	16.3.2011
13.1	Rozšíriť BLIF plug-in	TT	prebieha	16.3.2011

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
14.1	Vytvoriť plug-in pre stavové automaty	RCH	16.3. 2011
14.2	Testovacie vstupy - PNML	MJ	16.3. 2011
14.3	Vylepšenie PNML	RV	16.3. 2011
14.4	Vylepšenie hlavného programu	TL	16.3. 2011
14.5	Vytvorenie plug-inu na minimalizáciu obvodu	MJ	16.3. 2011

Priebeh stretnutia

- Kontrola zápisnice z trinásteho stretnutia a diskusia o zadaných úlohách
- RCH a MJ sa podieľali na testovaní plug-inu pre BLIF, výsledky testovania zapisovali do tabuľky, ktorú poskytli vedúcemu projektu a ostatným členom tímu.
- Výsledkom bola zjednotená tabuľka
- TT oznámil, že na základe tabuľky s chybami opravil spracovanie jednoduchých obvodov s jedným logickým členom AND. Na odstránení chyby pri jednom člene OR sa ešte pracuje.
- Pri plug-ine na spracovanie PNML bolo potrebné doriešiť problematiku vykresľovania jednotlivých uzlov (problém so súradnicami). RV dostal úlohu daný problém odstrániť.
- Poznámka od MJ, že plug-in pre BLIF nevykresľuje logický člen XOR, ale rozdelí ho na viacej členov AND a OR. Základná funkcia sa ale nezmení, čiže je to v poriadku.
- TL dostal za úlohu vylepšiť hlavný program. Doriešiť problém scrollovania a vyskúšať implementovať návrh od TT, aby sa použil externý program na prevod medzi jednotlivými formátmi.
- Ďalej dostal za úlohu dorobiť výpis parametrov jednotlivých častí obvodu, keď sa prejde kurzorom nad konkrétnym objektom.
- Pri vytvorení nového spojenia by si mal program vypýtať od používateľa názov spojenia.
- Členovia tímu sa majú dohodnúť, ktoré parametre obvodu potrebujú pri spätnom spracovaní obvodov (grafika -> súbor)

6.16 Zápisnica č.15

Zápis 15. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 16.3.2011 Miestnosť: D124 Čas: 13.00 – 13.40 Zápis vypracoval: Bc. Tomáš Takács
Chýbajú: -	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.1	Testovacie vstupy	MJ, RCh	prebieha	dlhodobo
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
12.1	Spôsob prevodu grafického prostredia na kód	TL,TT,RV	prebieha	23.3.2011
13.1	Rozšíriť BLIF plug-in	TT	prebieha	23.3.2011
14.1	Vytvoriť plug-in pre stavové automaty	RCH	prebieha	23.3.2011
14.2	Testovacie vstupy - PNML	MJ	prebieha	23.3.2011
14.3	Vylepšenie PNML	RV	prebieha	23.3.2011
14.4	Vylepšenie hlavného programu	TL	prebieha	23.3.2011
14.5	Vytvorenie plug-inu na minimalizáciu obvodu	MJ	prebieha	23.3.2011

Pridelené úlohy

Nepribudli nové úlohy

Priebeh stretnutia

- Kontrola zápisnice zo štrnásteho stretnutia a diskusia o zadaných úlohách
- MJ testoval plugin pre PNML. O zistené nedostatky sa podelil s ostatnými členmi tímu. RV uviedol, že niektoré chyby v plug-ine už opravil a na oprave ostatných pracuje. Ostáva mu úloha implementovať prevod nakreslenej Petriho siete do súboru BLIF. Testovanie bude naďalej pokračovať.
- TL úspešne implementoval funkciu pre konvertovanie súborov pomocou nástroja SIS. Momentálne je možné konvertovať súbory medzi formátmi PLA, BLIF, SLIF a EQN. Tiež doplnil do hlavného programu výpisy parametrov jednotlivých častí obvodu, keď sa prejde kurzorom nad konkrétnym objektom.
- TT opravil chyby v plug-ine BLIF ohľadom členov OR, ktoré boli zistené na základe predchádzajúceho testovania. Ostáva mu úloha implementovať prevod nakresleného obvodu do súboru BLIF.
- RCH uviedol, že plugin pre stavové automaty ešte nie je dokončený a bude na ňom ďalej pracovať.
- MJ oboznámil tím so svojím návrhom na plugin umožňujúci minimalizáciu obvodov. Tiež sa zaoberal problémom serializácie a deserializácie obvodu a získania výstupnej funkcie z obvodu.
- TL doplní do hlavného programu serializáciu objektov, scrollovanie a podporu pre viacvstupové hradlá.(AND, OR, NAND, NOR do 8 vstupov)
- Tím sa dohodol, že každý člen tímu opíše spôsob funkcie svojho plug-inu, resp. hlavného programu do dokumentácie. Tiež majú vedúci dokumentácie MJ a RCH postupne doplniť používateľskú príručku.

6.17 Zápisnica č.16

Zápis 16. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 23.3.2011 Miestnosť: D124 Čas: 13.00 – 13.40 Zápis vypracoval: Bc. Róbert Virkler
Chýbajú: -	Zápis overil: Bc. Martin Jánoš

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.1	Testovacie vstupy	MJ, RCh	splnené	23.3.2011
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
12.1	Spôsob prevodu grafického prostredia na kód	TL,TT,RV	splnené	23.3.2011
13.1	Rozšíriť BLIF plug-in	TT	splnené	23.3.2011
14.1	Vytvoriť plug-in pre stavové automaty	RCH	splnené	23.3.2011
14.2	Testovacie vstupy - PNML	MJ	splnené	23.3.2011
14.3	Vylepšenie PNML	RV	prebieha	31.3.2011
14.4	Vylepšenie hlavného programu	TL	prebieha	23.3.2011
14.5	Vytvorenie plug-inu na minimalizáciu obvodu	MJ	splnené	23.3.2011

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
16.1	Testovanie stavových automatov	MJ	31.3.2011
16.2	Vylepšenie plug-inu stav. aut	RCh	31.3.2011
16.3	Vytvorenie hradiel	RV	31.3.2011
16.4	Podpora nových hradiel pre BLIF	TT	31.3.2011
16.5	Rozšírený abstrakt	Všetci	27.3.2011

Priebeh stretnutia

- kontrola zápisnice z 15. stretnutia
- kontrola pridelených úloh z predošlého stretnutia
- podarilo sa nám ukončiť väčšiu časť úloh
- podarilo sa implementovať funkciu serializácie a deserializácie pre uloženie obvodov
- Tomáš Takács nám to predviedol pri ukladaní a vykresľovaní logických obvodov
- Róbert Chytil vytvoril plug-in pre stavové automaty, ktorý sa bude priebežne vylepšovať
- Tomáš Takács rozšíri Blif plug-in o podporu viac vstupových hradiel
- Martin Jánoš navrhol množstvo testovacích vstupov pre Petriho siete a tie dostatočne preveril
- Róbert Virkler pracuje na rozšíreniach pre PNML plugin a implementuje podporu pre serializáciu
- Tomáš Lőrincz pracuje na rozširovaní funkcionality hlavného programu
- Martin Jánoš vytvoril plug-in pre minimalizáciu

6.18 Zápisnica č.17

Zápis 17. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lórinč Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 30.3.2011 Miestnosť: D124 Čas: 13.00 – 13.40
Chýbajú: -	Zápis vypracoval: Bc. Róbert Chytil
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
14.3	Vylepšenie PNML	RV	splnené	31.3.2011
14.4	Vylepšenie hlavného programu	TL	prebieha	6.4.2011
16.1	Testovanie stavových automatov	MJ	prebieha	6.4.2011
16.2	Vylepšenie plug-inu stav. aut	RCh	prebieha	6.4.2011
16.3	Vytvorenie hradiel	RV	splnené	31.3.2011
16.4	Podpora nových hradiel pre BLIF	TT	prebieha	6.4.2011
16.5	Rozšírený abstrakt	Všetci	splnené	27.3.2011

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
17.1	Farebné siete pre PNML	RV	6.4.2011
17.2	Vylepšenie plug-inu na minimalizáciu obvodu	MJ	6.4.2011
17.3	Akceptačné testy	Všetci	6.4.2011
17.4	Simulácia pre logické obvody	TL,TT	6.4.2011

Priebeh stretnutia

- Kontrola zápisnice a pridelených úloh zo 16. Stretnutia.
- Tím sa dohodol, že výsledný dokument bude spojený zo samotnej dokumentácie projektu, riadenia a používateľskej príručky, pričom jednotlivé časti budú oddelené farebnými papiermi.
- V dokumentácii projektu budú najprv všeobecne popísané jednotlivé plug-iny, a až potom budú podrobnejšie opísané.
- Tomáš Takács predviedol vedúcemu pedagógovi funkčnosť programu.
- Róbert Virkler ukončil vylepšenie plug-inu PNML a vytvoril nové logické hradla (od 2 do 8 vstupové), následne si vybral úlohu obohatenia PNML o farebné siete.
- 7 a 8 vstupové hradlá nefungujú správne, treba ich opraviť.
- Padla diskusia o veľkosti nastavenia pracovnej plochy, v ďalšom ho bude možné prednastaviť.
- Martin Jánoš nadviaže na úlohu 14.5 (Vytvorenie plug-inu na minimalizáciu obvodu), bude pokračovať na jeho vylepšení.
- Tím sa zhodol, že každý člen tímu bude testovať plug-in, ktorý nerobil, formou akceptačných testov. Pridelenie plug-inov bude podľa poradia v zápisnici, teda podľa abecedy. Každý spraví aspoň 5 testov.
- Tomáš Lőrincz a Tomáš Takács sa budú podieľať na vývoji simulácie pre logické obvody.
- V hlavnom programe treba nastaviť, aby stavové automaty fungovali ako samostatný plug-in.
- Róbert Chytil pokračuje na vylepšení plug-inu pre stavové automaty.

6.19 Zápisnica č.18

Zápis 18. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 6.4.2011 Miestnosť: D124 Čas: 13.00 – 13.40 Zápis vypracoval: Bc. Martin Jánoš
Chýbajú: -	Zápis overil: Bc. Róbert Chytil

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
14.4	Vylepšenie hlavného programu	TL	prebieha	13.4.2011
16.1	Testovanie stavových automatov	MJ	splnené	6.4.2011
16.2	Vylepšenie plug-inu stav. aut	RCh	prebieha	13.4.2011
16.4	Podpora nových hradiel pre BLIF	TT	splnené	6.4.2011
17.1	Farebné siete pre PNML	RV	zastavené	6.4.2011
17.2	Vylepšenie plug-inu na minimalizáciu obvodu	MJ	splnené	6.4.2011
17.3	Akceptačné testy	Všetci	prebieha	13.4.2011
17.4	Simulácia pre logické obvody	TL,TT	prebieha	13.4.2011

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
18.1	Zápis zjednodušeného obvodu do VHDL	MJ	13.4.2011
18.2	Konverzia obvodu z BLIF do VHDL	TT	13.4.2011
18.3	Simulácia Petriho sietí	RV	13.4.2011

Priebeh stretnutia

- Kontrola zápisnice a pridelených úloh zo 17. Stretnutia.
 - RV vyhlásil, že farbenie Petriho sietí (PN) nemá význam, keďže neexistuje zodpovedajúci štandard, podľa ktorého by sa mal riadiť; ďalej navrhol pridať mriežku na pracovnú plochu ako pomôcku pri zarovnávaní prvkov obvodu; potom rozprával o nemožnosti otestovať FSM modul, lebo nemal aktuálnu verziu a tá, ktorú mal k dispozícii sa správala chybné pri načítaní vstupov.
 - TT rozprával o vylepšeniach svojho modulu, ktoré uskutočnil; napríklad znegovanie funkcie, ktorá má v BLIF na výstupe 0, aby dostal 1.
 - TL vyhlásil, že vykoná opravy zistené pri testovaní, najmä automatické pomenovanie spojení a portov kam spojenia patria, potom rozoberal prípady ktoré môžu nastať pri vymazávaní spojenia, ďalej prišiel k záveru, že program vypíše používateľovi upozornenie pri vymazávaní spojenia. Nakoniec si dal za úlohu skompletizovať program na jednotný celok, aby sa doň mohli prípadne pridať ďalšie vlastnosti (napr. simulácia).
 - RCh upozornil TL, že v FSM module sa nevypisujú oblé spojenia a šípky sa niekedy nezobrazia správne a navrhol pomenovanie spojení buď ako ručné alebo ako automatické (ako je to pri logických obvodoch).
 - Dohodol sa jednotný formát akceptačných testov:
 - ✓ pole ID bude v tvare: P_CC[x], kde P je poradová číslo testovaného (abecedné poradie členov tímu), CC je dvojmiestne číslo testu (00-99), x je písmeno (a-z), ktoré určuje označuje poradie podtestu testu s číslom CC v prípade keď bola zistená chyba pri teste CC, ak sa aj vtedy pri testovaní objaví chyba, tak sa vykoná ďalší podtest s písmenom, ktoré nasleduje po x. Podtest sa vykoná až vtedy, keď bola uskutočnená oprava chyby zistenej v teste CC.
 - ✓ pole UC sa vylúči pre svoju nadbytočnosť
 - ✓ RCh bude mať za úlohu evidovať všetky testy, ktoré potom uvedie v dokumentácii riadenia
- Boli pridelené nové úlohy – pedagogický vedúci navrhol implementovať zápis obvodu z BLIF súboru alebo po zjednodušení do VHDL a simuláciu PN ako samostatný modul, tieto funkcionality sme si už určili v dokumentácii projektu ešte v minulom semestri.

6.20 Zápisnica č.19

Zápis 19. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 13.4.2011 Miestnosť: D124 Čas: 13.00 – 13.40
Chýbajú: -	Zápis vypracoval: Bc. Tomáš Lőrincz
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
14.4	Vylepšenie hlavného programu	TL	prebieha	20.4.2011
17.3	Akceptačné testy	Všetci	prebieha	20.4.2011
17.4	Simulácia pre logické obvody	TL,TT	prebieha	20.4.2011
18.1	Zápis zjednodušeného obvodu do VHDL	MJ	splnené	13.4.2011
18.2	Konverzia obvodu z BLIF do VHDL	TT	splnené	13.4.2011
18.3	Simulácia Petriho sietí	RV	prebieha	20.4.2011

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
19.1	Rozdelenie pluginu na dve časti	MJ	20.4.2011
19.2	Používateľská príručka	RCH	20.4.2011

Priebeh stretnutia

- Tím sa dohodol na tom, že bude efektívnejšie ak sa rozdelí plug-in MJ-a na dve časti:
 - Vypísanie zjednodušenej funkcie
 - Uloženie obvodu do VHDL

Dohoda vznikla kvôli problému interakcie plug-inov. Cieľom je aby plug-iny neboli závislé od seba, čo v momentálnej verzii nie je tak, lebo používateľ musí najprv minimalizovať funkciu, až potom sa dá uložiť do VHDL. Vo VHDL je opis správania, bolo potrebné definovať pomocné signály IN_OUT + vytvorený aj TESTBENCH.

- Nebude sa zobrazovať okno pri uložení stavových automatov a logických obvodoch, úloha pre TT a RCH.
- TL implementuje obmedzenie do hlavného programu, aby používateľ nemohol premenovať nepripojené vstupy hradiel. Tým sa zabráni chybám pri ukladaní súboru.
- TL bude naďalej pracovať na vylepení hlavného programu (kontextové menu, nové okná pri nastavovaní vlastností uzlov, informácie o modeli atď.)
- TL a TT majú vymyslieť základnú myšlienku na simuláciu logických obvodov, ako by sa to malo správať pri rôznych situáciách. Napr.: nepripojený vstup, slučka, atď.
- RCH má za úlohu opraviť drobné chyby v plug-ine pre stavové automaty.
- RV mal za úlohu zistiť možnosti simulácie Petriho sietí. Oboznámil tím, že je to zložitý proces, náročný na matematické výpočty. Vysvetlil ako by sa to dalo urobiť. Úloha je predĺžená do ďalšieho týždňa.
- Tím bude pracovať na plagáte na konferenciu IIT.SRC a jeho konečnú úpravu má na starosti RV.

6.21 Zápisnica č.20

Zápis 20. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 27.4.2011 Miestnosť: D124 Čas: 13.00 – 13.40
Chýbajú: -	Zápis vypracoval: Bc. Tomáš Takács
	Zápis overil: Bc. Róbert Virkler

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	prebieha	dlhodobo
5.1	Dokumentácia projektu	MJ	prebieha	dlhodobo
5.2	Dokumentácia riadenia	RCh	prebieha	dlhodobo
11.2	Navrhnuť vylepšenia	Všetci	prebieha	dlhodobo
14.4	Vylepšenie hlavného programu	TL	prebieha	4.5.2011
17.3	Akceptačné testy	Všetci	prebieha	4.5.2011
17.4	Simulácia pre logické obvody	TL,TT	prebieha	4.5.2011
18.3	Simulácia Petriho sietí	RV	prebieha	4.5.2011
19.1	Rozdelenie pluginu na dve časti	MJ	splnené	27.4.2011
19.2.	Používateľská príručka	RCH	splnené	27.4.2011

Pridelené úlohy

Číslo úlohy	Úloha	Zodpovedný	Termín
20.1	Vylepšiť VHDL plugin – testovacia entita	MJ	4.5.2011
20.2	Dorobiť pomocníka v programe	RCH	4.5.2011
20.3	Upraviť plagát pre IIT.SRC	RV	4.5.2011

Priebeh stretnutia

- Podarila sa implementovať úloha z predchádzajúceho stretnutia a plugin pre VHDL sa rozdelil na 2 samostatné časti. Výstupná funkcia obvodu je vypísaná priamo z hlavného programu a prepis obvodu do VHDL kódu vykonáva plugin.
- Peter Pišteck navrhla aby sa pri pridávaní hradíel automaticky inkrementoval automatický názov hradla. Tým s týmto návrhom súhlasil a implementuje ho TL.
- RCH spísal používateľskú príručku k programu.
- TL informoval o vylepšení hlavného programu ako úprava kontextového menu.
- RV skúšal riešiť úlohu zistenia dostupnosti Petriho sietí. Ako sa ukázalo táto úloha nie je triviálna a preto bude na jej riešení pokračovať. Tiež sa pokúsi vyriešiť úlohu ohľadom zistenia ohraničenosti Petriho siete.
- MJ dostal za úlohu vylepšiť VHDL plugin, tak aby sa spolu s VHDL kódom vypísala aj testovacia entita.
- RCH má za úlohu dorobiť pomocníka do programu.
- RV má za úlohu upraviť plagát na IIT.SRC.
- TT a TL majú za úlohu riešiť simuláciu logických obvodov, prípadne zvolit' si iné úlohy na ktorých sa budú podieľať ak sa im túto úlohu nepodarí stihnúť včas.

6.22 Zápisnica č. 21

Zápis 21. stretnutia tímu č. 2

Vedúci pedagóg: Ing. Peter Pištek	
Zúčastnení členovia tímu: Bc. Róbert Chytil Bc. Martin Jánoš Bc. Tomáš Lőrincz Bc. Tomáš Takács Bc. Róbert Virkler	Dátum: 4.5.2011 Miestnosť: C 311 Čas: 9.00 – 9.30 Zápis vypracoval: Bc. Róbert Virkler
Chýbajú: -	Zápis overil: Bc. Róbert Chytil

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Úloha	Zodpovedný	Stav	Termín
2.6	Správa webového sídla	RV	ukončené	11.5.2011
5.1	Dokumentácia projektu	MJ	ukončené	11.5.2011
5.2	Dokumentácia riadenia	RCh	ukončené	11.5.2011
11.2	Navrhnuť vylepšenia	Všetci	ukončené	11.5.2011
14.4	Vylepšenie hlavného programu	TL	ukončené	11.5.2011
17.3	Akceptačné testy	Všetci	ukončené	11.5.2011
17.4	Simulácia pre logické obvody	TL,TT	ukončené	11.5.2011
18.3	Simulácia Petriho sietí	RV	ukončené	11.5.2011
20.1	Vylepšiť VHDL plugin	MJ	ukončené	11.5.2011
20.2	Dorobiť pomocníka v programe	RCh	ukončené	11.5.2011
20.3	Upraviť plagát na IIT.SRC	RV	ukončené	4.5.2011

Poz. Nové úlohy neboli pridelené

Priebeh stretnutia

- Počas stretnutia sme si skontrolovali úlohy z predošlého stretnutia
- Uzatvorili sme úlohy, ktoré boli ukončené, dohodli sme sa, že do 11.5. treba uzavrieť všetky úlohy.
- Na implementácii prebieha dolad'ovanie a upratovanie v kóde
- Nevytvárajú sa už nové funkcie ani sa vylepšenia
- Uzatvára sa dokumentácia riadenia rovnako tak aj dokumentácia projektu
- Plagát na IIT.SRC sa podarilo úspešne dokončiť
- Najbližší krok bude odovzdanie dokumentácií a finálneho produktu oponentskému tímu

Preberacie protokoly

Táto kapitola obsahuje preberacie protokoly pre oponentský tím a pre pedagogického vedúceho práce.

Slovenská technická univerzita

Fakulta informatiky a informačných technológií

Iľkovičova 3, 842 16 Bratislava 4

Preberací protokol

Informácie o projekte a autoroch:

Názov projektu	Prostredie pre návrh digitálnych systémov
Typ projektu	Tímový projekt I
Tím	Tím č.2 – Z-5
Autori	Bc. Róbert Chytil, Bc. Martin Jánoš, Bc. Tomáš Lőrincz, Bc. Tomáš Takács, Bc. Róbert Virkler
Kontakt	z5.five5@gmail.com

Informácie o odovzdanom dokumente:

Dátum odovzdania	Názov odovzdaného dokumentu	Počet strán	Prevzal tím
Prílohy	Všetky prípadné prílohy sú súčasťou odovzdaného dokumentu.		

Zástupca odovzdávajúceho tímu:

Meno a priezvisko	Podpis
Bc. Martin Jánoš	

Zástupca preberajúceho tímu:

Meno a priezvisko	Podpis

Ja, _____, svojím podpisom potvrdzujem prevzatie dokumentu od Z-5 tímu č.2.

V Bratislave, 11. máj 2011

Slovenská technická univerzita

Fakulta informatiky a informačných technológií

Iľkovičova 3, 842 16 Bratislava 4

Preberací protokol

Informácie o projekte a autoroch:

Názov projektu	Prostredie pre návrh digitálnych systémov
Typ projektu	Tímový projekt I
Tím	Tím č.2 – Z-5
Autori	Bc. Róbert Chytil, Bc. Martin Jánoš, Bc. Tomáš Lőrincz, Bc. Tomáš Takács, Bc. Róbert Virkler
Kontakt	z5.five5@gmail.com

Informácie o odovzdanom dokumente:

Dátum odovzdania	Názov odovzdaného dokumentu	Počet strán
Prílohy	Všetky prípadné prílohy sú súčasťou odovzdaného dokumentu.	

Zástupca odovzdávajúceho tímu:

Meno a priezvisko	Podpis
Bc. Martin Jánoš	

Vedúci projektu:

Meno a priezvisko	Podpis
Ing. Peter Pišteň	

Ja, Ing. Peter Pišteň, svojím podpisom potvrdzujem prevzatie dokumentu od Z-5 tímu č.2.

V Bratislave, 11. máj 2011